



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000306510 A**(43) Date of publication of application: **02.11.00**

(51) Int. Cl. **H01J 9/24**  
**H01J 5/03**  
**H01J 29/87**  
**H01J 31/12**

(21) Application number: **2000037454**(22) Date of filing: **16.02.00**(30) Priority: **17.02.99 JP 11037958**(71) Applicant: **CANON INC**(72) Inventor: **ITO YASUHIRO**

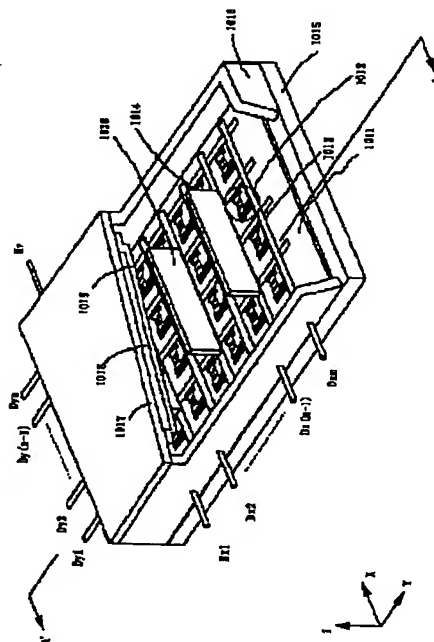
(54) **METHOD FOR FABRICATING ELECTRON BEAM  
 DEVICE AND SPACER AND ELECTRON BEAM  
 DEVICE**

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To suitably form a film on a spacer housed inside an air-tight container in a electron beam device.

**SOLUTION:** A method for fabricating an electron beam device having an air-tight container including therein an electron emitting element 1012 and a spacer 102 housed inside the air-tight container, comprises a applying step of forming a film on a spacer substrate serving as the spacer 1020, wherein the applying step includes a step of discharging a liquid film material from a discharging portion in a predetermined direction so as to apply the material to part of the surface facing the discharging portion of the spacer substrate.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P) (12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号  
特開2000-306510  
(P2000-306510A)

(43) 公開日 平成12年11月2日(2000.11.2)

| (51) Int.Cl. <sup>7</sup> | 識別記号 | F I  | H 0 1 J | A     | 分類(参考) |
|---------------------------|------|------|---------|-------|--------|
| H 0 1 J                   | 9/24 | 5/03 | 29/87   | 31/12 | C      |

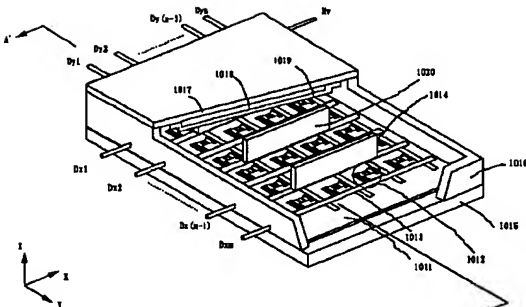
審査請求 未請求 請求項の数56 O L (全 33 頁)

|              |                           |          |  |
|--------------|---------------------------|----------|--|
| (21) 出願番号    | 特願2000-37454(P2000-37454) | (71) 出願人 | 000001007<br>キヤノン株式会社<br>東京都大田区下丸子3丁目30番2号 |
| (22) 出願日     | 平成12年2月16日(2000.2.16)     | (72) 発明者 | 伊藤 晴浩<br>東京都大田区下丸子3丁目30番2号 キヤ<br>ノン株式会社内   |
| (31) 優先権主張番号 | 特願平11-379558              | (74) 代理人 | 10006828<br>井理士 渡辺 敏介 (外1名)                |
| (32) 優先日     | 平成11年2月17日(1999.2.17)     |          |  |
| (33) 優先権主張国  | 日本 (J P)                  |          |  |

(54) 発明の名称 電子線装置およびスベークの製造方法、並びに電子線装置

(57) 要約

【課題】 電子線装置の気密容器内に設けるスベークに好適に膜を形成し得るようにする。  
【解決手段】 内部に電子放出素子1012を含む気密容器と、気密容器内に設けられるスベーク1020とを有する電子線装置の製造方法であって、スベーク1020となるスベーク基板に膜を設ける被膜工程を有しており、被膜工程は、液状の膜材料を放出部から所定方向に放出して前記スベーク基板の前記放出部に面する面のうちの一部に付与する付与工程を含むことを特徴とする。



【特許請求の範囲】

【請求項1】 内部に電子放出素子を含む気密容器と、該気密容器内に設けられるスベークとを有する電子線装置の製造方法であって、

前記スベークとなるスベーク基板に膜を設ける被膜工程を有しており、被膜工程は、液状の膜材料を放出部から所定方向に放出して前記スベーク基板の前記放出部に面する面のうちの一部に付与する付与工程を含むことを特徴とする電子線装置の製造方法。

【請求項2】 前記放出部と前記スベーク基板の相対位置を変更する移動工程を有する請求項1に記載の電子線装置の製造方法。

【請求項3】 前記付与工程は、一つの前記放出部から一液の前記液状の膜材料を放出する工程を有する請求項1もしくは2に記載の電子線装置の製造方法。

【請求項4】 前記付与工程は、放出前の液状の膜材料に気泡を発生させて前記放出部から前記液状の膜材料を放出する工程である請求項1乃至3いずれかに記載の電子線装置の製造方法。

【請求項5】 前記付与工程は、圧電素子によって前記放出部から前記液状の膜材料を放出する工程である請求項1乃至3いずれかに記載の電子線装置の製造方法。

【請求項6】 前記付与工程は、液状の膜材料を噴霧する工程を含む請求項1もしくは2に記載の電子線装置の製造方法。

【請求項7】 前記噴霧された液状の膜材料の飛翔方向を制御して前記所定の方向に放出する請求項6に記載の電子線装置の製造方法。

【請求項8】 前記付与された膜材料により前記膜を形成する膜形成工程を更に有する請求項1乃至7いずれかに記載の電子線装置の製造方法。

【請求項9】 前記液状の膜材料が、少なくとも金属元素を含む請求項1乃至8いずれかに記載の電子線装置の製造方法。

【請求項10】 前記膜は電極である請求項1乃至9いずれかに記載の電子線装置の製造方法。

【請求項11】 前記放出部を複数用いて前記付与工程を行う請求項1乃至10いずれかに記載の電子線装置の製造方法。

【請求項12】 内部に電子放出素子を含む気密容器と、該気密容器内に設けられるスベークとを有する電子線装置の製造方法であって、

前記スベークとなるスベーク基板に膜を設ける被膜工程を有しており、被膜工程は、液状の膜材料を1滴ずつ放出部から放出して前記スベーク基板に付与する付与工程を含むことを特徴とする電子線装置の製造方法。

【請求項13】 前記液状の膜材料を一滴ずつ放出する放出部を複数用いて前記付与工程を行う請求項12に記載の電子線装置の製造方法。

【請求項14】 前記スベーク基板の底面と側面に同時

に液状の膜材料を付与する請求項1乃至13いずれかに記載の電子線装置の製造方法。

【請求項15】 前記スベーク基板に対し、予めその側面と底面との角部に実質的に鋭角な断面が形成しないように前処理する請求項1乃至14いずれかに記載の電子線装置の製造方法。

【請求項16】 前記スベーク基板の前処理は、側面と底面の間のR加工もしくはチーパー加工である請求項15に記載の電子線装置の製造方法。

【請求項17】 前記スベーク基板の前処理は、前記膜形成部のスベーク基板の所定の膜厚を $t$ 、前記膜の高さ $h$ 、前記膜の側面内傾度を $s$ としたとき、

$$(t + 4h) < s \leq (t + 2h) ;$$

の関係を満たすように行われる請求項15に記載の電子線装置の製造方法。

【請求項18】 前記スベーク基板のR加工を、その曲率半径 $r$ が低抵抗膜形成部のスベーク基板の厚さの最大値 $t$ の1%以上となるように行う請求項16に記載の電子線装置の製造方法。

【請求項19】 前記スベーク基板のチーパー加工を、研削によって行う請求項16に記載の電子線装置の製造方法。

【請求項20】 前記スベーク基板を加熱延伸法を用いて加工し、該加熱延伸法において、所望のスベーク基板の断面積を $S_0$ 、スベーク母材の断面積を $S_1$ としたとき、 $S_1 > S_0$ の関係を満足し、かつスベーク基板の断面と相似形状を有するスベーク母材の両端を固定し、両方の端部を加熱部位方向に速度 $V_1$ で送り出し、もう一方の端部を $V_2$ と同一方向に速度 $V_2$ で引き出す際に、これらの速度 $V_1$ 、 $S_1/S_0 = V_1/V_2$ の関係を満たし、上記加熱延伸後に冷却し、引き伸ばされたスベーク母材を所望の長さで切断する請求項1乃至19いずれかに記載の電子線装置の製造方法。

【請求項21】 前記スベーク基板は、ガラスまたはセラミックから成る請求項1乃至20いずれかに記載の電子線装置の製造方法。

【請求項22】 前記膜を形成したスベークに、更に高抵抗膜を形成する請求項1乃至21いずれかに記載の電子線装置の製造方法。

【請求項23】 前記高抵抗膜は、 $10^3 [\Omega/\square] \sim 10^6 [\Omega/\square]$ の表面抵抗値を有する請求項22に記載の電子線装置の製造方法。

【請求項24】 前記膜の表面抵抗値が、前記高抵抗膜の表面抵抗値の十分の一以下であり、かつ $10^3 [\Omega/\square]$ 以下である請求項23に記載の電子線装置の製造方法。

【請求項25】 内部に電子放出素子を含む気密容器と、該気密容器内に設けられる微小部材とを有する電子線装置の製造方法であって、

前記載小部材となる微小基板に膜を設ける被膜工程を有しており、被膜被膜工程は、液状の膜材料を放出部から所定の方向に放出して前記載微小基板の前記放出部に面する面のうちの一部に付与する付与工程を含むことを特徴とする電子線装置の製造方法。

【請求項26】 内部に電子放出素子を含む気密容器と、該気密容器内に設けられる微小部材とを有する電子線装置の製造方法であって、

前記載小部材となる微小基板に膜を設ける被膜工程を有しており、被膜被膜工程は、液状の膜材料を1滴ずつ放出部から放出して前記載微小基板に付与する付与工程を含むことを特徴とする電子線装置の製造方法。

【請求項27】 内部に電子放出素子を含む気密容器と、該気密容器内に設けられるスベークスを有する電子線装置で用いる前記スベークスの製造方法であって、

前記スベークスとなるスベークス基板に膜を設ける被膜工程を有しており、被膜被膜工程は、液状の膜材料を放出部から所定の方向に放出して前記スベークス基板の前記放出部に面する面のうちの一部に付与する付与工程を含むことを特徴とするスベークスの製造方法。

【請求項28】 前記放出部と前記スベークス基板の相対位置を変更する移動工程を有する請求項27に記載のスベークスの製造方法。

【請求項29】 前記付与工程は、一つの前記放出部から一箇の前記液状の膜材料を放出する工程を有する請求項27もしくは28に記載のスベークスの製造方法。

【請求項30】 前記付与工程は、放出前の液状の膜材料に気泡を発生させて前記放出部から前記液状の膜材料を放出する工程である請求項27乃至29いずれかに記載のスベークスの製造方法。

【請求項31】 前記付与工程は、圧電素子によって前記放出部から前記液状の膜材料を放出する工程である請求項27乃至29いずれかに記載のスベークスの製造方法。

【請求項32】 前記付与工程は、液状の膜材料を噴霧する工程を含む請求項27もしくは28に記載のスベークスの製造方法。

【請求項33】 前記噴霧された液状の膜材料の飛翔方向を制限して前記所定の方向に放出する請求項32に記載のスベークスの製造方法。

【請求項34】 前記付与された膜材料により前記膜を形成する被膜成工程を更に有する請求項27乃至33いずれかに記載のスベークスの製造方法。

【請求項35】 前記液状の膜材料が、少なくとも金属元素を含む請求項27乃至34いずれかに記載のスベークスの製造方法。

【請求項36】 前記膜は電極である請求項27乃至35いずれかに記載のスベークスの製造方法。

【請求項37】 前記放出部を複数用いて前記付与工程を行う請求項27乃至36いずれかに記載のスベークスの

製造方法。

【請求項38】 内部に電子放出素子を含む気密容器と、該気密容器内に設けられるスベークスを有する電子線装置で用いる前記スベークスの製造方法であって、

前記スベークスとなるスベークス基板に膜を設ける被膜工程を有しており、被膜被膜工程は、液状の膜材料を1滴ずつ放出部から放出して前記スベークス基板に付与する付与工程を含むことを特徴とするスベークスの製造方法。

【請求項39】 前記液状の膜材料を一滴ずつ放出する放出部を複数用いて前記付与工程を行う請求項38に記載のスベークスの製造方法。

【請求項40】 前記スベークス基板の底面と側面に同時に液状の膜材料を付与する請求項27乃至39いずれかに記載のスベークスの製造方法。

【請求項41】 前記スベークス基板に対し、予めその側面と底面との角部に実質的に鋭角な断面が存在しないように前処理する請求項27乃至39いずれかに記載のスベークスの製造方法。

【請求項42】 前記スベークス基板の前処理は、側面と底面の間のR加工もしくはテーパ加工である請求項41に記載のスベークスの製造方法。

【請求項43】 前記スベークス基板の前処理は、前記膜形成部のスベークス基板の厚さの最大値を $t$ 、前記膜の高さを $h$ 、前記膜の断面内周長を $s$ としたとき、 $(t+h) < s < (t+2h)$ の関係を満たすように行われる請求項41に記載のスベークスの製造方法。

【請求項44】 前記スベークス基板のR加工を、その曲率半径 $r$ が低抵抗膜形成部のスベークス基板の厚さの最大値 $t$ の1%以上となるように行う請求項42に記載のスベークスの製造方法。

【請求項45】 前記スベークス基板のテーパ加工を、研磨によって行う請求項42に記載のスベークスの製造方法。

【請求項46】 前記スベークス基板を加熱延伸法を用いて加工し、該加熱延伸法において、所望のスベークス基板の断面積を $S_1$ 、スベークス母材の断面積を $S_2$ としたとき、 $S_2 > S_1$ の関係を満たし、かつスベークス基板の断面と相似形状を有するスベークス母材の両端を固定し長手方向の一部を軟化点以上の温度に加熱するとともに、一方の端部を加熱部位方向に速度 $V_1$ で送り出し、もう一方の端部を $V_2$ と同一方向に速度 $V_2$ で引き出す際に、これらの速度が $S_1/S_2 = V_1/V_2$ の関係を満たし、上記加熱延伸後に冷却し、引き伸ばされたスベークス母材を所望の長さで切断する請求項27乃至45いずれかに記載のスベークスの製造方法。

【請求項47】 前記スベークス基板は、ガラスまたはセラミックスから成る請求項27乃至46いずれかに記載のスベークスの製造方法。

【請求項48】 前記膜を形成したスベークスに、更に高

抵抗膜を形成する請求項27乃至47いずれかに記載のスベークスの製造方法。

【請求項49】 前記高抵抗膜は、 $10^6$  [ $\Omega/\square$ ]  $\sim 10^{10}$  [ $\Omega/\square$ ] の表面抵抗値を有する請求項48に記載のスベークスの製造方法。

【請求項50】 前記膜の表面抵抗値が、前記高抵抗膜の表面抵抗値の十分の一以下であり、かつ $10^1$  [ $\Omega/\square$ ] 以下である請求項49に記載のスベークスの製造方法。

【請求項51】 請求項1乃至26いずれかの製造方法により得られたことを特徴とする電子線装置。

【請求項52】 前記電子放出素子は、冷陰極素子である請求項51に記載の電子線装置。

【請求項53】 前記電子放出素子は、電極間に電子放出部を含む誘電性膜を有する電子放出素子である請求項51に記載の電子線装置。

【請求項54】 前記電子放出素子は、表面伝導型電子放出素子である請求項51に記載の電子線装置。

【請求項55】 前記気密容器は、前記電子放出素子に対向配置されるフェースプレートとを有し、該フェースプレートは、入力信号に依じて前記電子放出素子から放出された電子の軌跡により画像を形成する画像形成部材を有する請求項51乃至54いずれかに記載の電子線装置。

【請求項56】 前記画像形成部材が蛍光体から成る請求項55に記載の電子線装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子線装置およびその応用である表示装置等の画像形成装置に関するものであり、特に耐大気圧構造を有する電子線装置および画像形成装置およびこれらの製造方法に関する。

【0002】

【従来の技術】 従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子（以下F型と記す）や、金属/絶縁層/金属型放出素子（以下MIM型と記す）、などが知られている。

【0003】 表面伝導型放出素子としては、たとえば、M. I. Elinson, Radio Eng. Electric Phys., 10, 1290, (1965) や、後述する他の例が知られている。

【0004】 表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリソン等による $\text{SnO}_2$ 薄膜を用いたもの他に、Au薄膜によるもの

[G. Dittmer: "Thin Solid Film", 9, 317 (1972)] や、 $\text{In}_2\text{O}_3/\text{Si}$

$\text{In}_2\text{O}_3$  薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. Electron.", 519 (1975)] や、カーボン微粒によるもの [荒木久 他: 其装, 第26巻, 第1号, 22 (1983)] 等が報告されている。

【0005】 これらの表面伝導型放出素子の素子形成の典型的な例として、図26に前述のM. Hartwellらによる素子の平面図を示す。同図において、3001は基板で、3004はスバンクで形成された金属被化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フオーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔は0.5mm $\sim$ 1mm、Wは0.1mmで設定されている。尚、図示の位置から、電子放出部3005は導電性薄膜3004の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0006】 M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フオーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するが一般的であった。すなわち、通電フオーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、電変が発生する。前記通電フオーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記電変付近において電子放出が行われる。

【0007】 また、F型の場合は、たとえば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electric Physics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molvdenum cones", J. Appl. Phys., 47, 5248 (1976) など知られている。

【0008】 F型の素子形成の典型的な例として、図27に前述のC. A. Spindtらによる素子の断面図を示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッ

タコン3012の先端部より電界放出を起こさせるものである。

【0009】また、F型他の素子構成として、図27のような積層構造ではなく基板上に基板平面とは平行にエミッタとゲート電極を配置した例もある。

【0010】また、MIM型の例としては、たとえば、C. A. Mead, "Operation of tunnel-emission Devices, J. Appl. Phys., 32, 646 (1961) など知られている。MIM型の素子構成の典型的な例を図28に示す。同図は断面図であり、図において、3020は基板で、3021は金属よりなる下電極、3022は厚さ100Å程度の薄い絶縁層、3023は厚さ80～300Å程度の金属よりなる上電極である。MIM型においては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こさせるものである。

【0011】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱膨張などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いとは異なり、冷陰極素子の場合には応答速度が速いという利点もある。このため、冷陰極素子を採用するための研究が盛んに行われている。

【0012】たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0013】また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム類、等が研究されている。特に、画像表示装置への応用としては、たとえば本出願人によるUSP5,066,883号特開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型放出素子と電子ビームの面材により発光する蛍光体とを組み合わせて用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野が広い点が優れていると言える。

【0014】また、F型を多数個ならべて駆動する方法は、たとえば本出願人によるUSP4,904,895に開示されている。また、F型を画像表示装置にお

用した例として、たとえば、R. Meyerらにより報告された平板型表示装置が知られている[R. Meyer, "Recent Development on Microfilm Display at LETI", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp. 6~9 (1991)]。

【0015】また、MIM型を多数個並べて画像表示装置に应用した例は、たとえば本出願人による特開平3-55738号公報に開示されている。

【0016】上述のような電子放出素子を用いた画像形成装置のうちで、真行きの薄い平面型表示装置は増スベースかつ軽微であることから、フラット管型の表示装置に置き換わるものとして注目されている。

【0017】図29は平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【0018】図中、3115はリファレート、3116は側壁、3117はフエースプレートであり、リファレート3115、側壁3116およびフエースプレート3117により、表示パネルの内部を真空に維持するための外囲器(気密容器)を形成している。リファレート3115には基板3111が固定されているが、この基板3111上には冷陰極素子3112が円形形成されている(n、mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される)。また、前記n×m個の冷陰極素子3112は、図29に示すとおり、m本の行方向配線3113とn本の列方向配線3114により配線されている。これら基板3111、冷陰極素子3112、行方向配線3113および列方向配線3114によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線3113と列方向配線3114の少なくとも交差する部分には、両配線間に絶縁層(不図示)が形成されており、電気的に絶縁が保たれている。

【0019】フエースプレート3117の下面には、蛍光体からなる蛍光膜3118が形成されており、赤(R)、緑(G)、青(B)の3原色の蛍光体(不図示)が塗り分けられている。また、蛍光膜3118をなす上記各蛍光体の間には黒色体(不図示)が設けられており、さらに蛍光膜3118のリファレート3115側の面には、A1等からなるメタルパツク3119が形成されている。

【0020】Dx1～DxmおよびDy1～DymおよびHvは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmはマルチ電子ビーム源の行方向配線3113と、Dy1～Dymはマルチ電子ビーム源の列方向配線3114と、Hvはメタルパツク3119と各々電気的に接続している。

【0021】また、上記気密容器の内部は1.0×10<sup>-4</sup>程度の真空中に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリファレート3115およびフエースプレート3117の変形あるいは破壊を防止する手段が必要となる。リファレート3115およびフエースプレート3116を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや歪差を生ずる。これに対し、図29においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体(スベースあるいはリフとよばれる)3120が設けられている。このようにして、マルチビーム電子源が形成された基板3111と蛍光膜3118が形成されたフエースプレート3117間は通常サブミリないし数ミリに隔たれ、前述したように気密容器内部は高真空中に保持されている。

【0022】以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1ないしDxm、Dy1ないしDymを通じて各冷陰極素子3112に電圧を印加すると、各冷陰極素子3112から電子が放出される。それと同時にメタルパツク3119に容器外端子Hvを通じて数百[V]ないし数[kV]の高圧を印加して、上記放出された電子を加速し、フエースプレート3117の内面に衝突させる。これにより、蛍光膜3118をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0023】  
【説明が解決しようとする課題】上記画像表示装置等の電子線装置の気密容器内に設ける、スベースなどの微小部材に膜を形成する好適な手法を実現することを本願に係る発明は課題とする。

【0024】  
【課題を解決するための手段】上記の課題を解決すべく成された本願に係る電子線装置の製造方法の発明の一つは以下の通りである。

【0025】内部に電子放出素子を含む気密容器と、該気密容器内に設けられるスベースとを有する電子線装置の製造方法であって、前記スベースとなるスベース基板に膜を設ける被膜工程を有しており、該被膜工程は、液状の膜材料を放出部から所定の方向に放出して前記スベース基板の前記放出部に面する面のうちの一部に付与する付与工程を含むことを特徴とする電子線装置の製造方法。

【0026】ここで、前記スベースが前記気密容器の形状を維持するものである場合に本願発明は好適に採用し得る。特に、前記気密容器の内部の圧力が外部の圧力に対して低い場合、内部と外部の気圧差による力が気密容器に加えられることになるが、前記スベースは、その力による気密容器の変形を抑制するものであると良い。気密容器が均向する平板状部材(更に具体的に以下の実施の形態で説明するような電子放出素子を有する基板と

蛍光体を有する基板)から構成されている電子線装置においては、本願発明は特に有効である。また、気密容器内の減圧空間における前記スベースが維持しようとする維持サイズ(スベースの高さ、例えば前記均向する平板状部材の間隔)が、前記気密容器内の減圧空間の前記維持サイズと直交する方向の主要サイズ(例えば前記維持サイズの方向から減圧空間を見た時に減圧空間が方形である場合はその方形の対角サイズ)の30分の1以下である場合に上記発明は特に有効である。

【0027】上記発明においては、液状の膜材料を所定の方向に放出するで、膜材料を所定の方向に放出することができ、また、液状の膜材料を所定の方向に放出することによって、放出部に面する面のうちの一部に膜材料を付与することができる。特に上記発明は、微小領域に膜材料を付与する構成において有効である。

【0028】また、上記発明において、前記放出部と前記スベース基板の相対位置を変更する移動工程を有しているもよい。この移動工程を行いつつ前記付与工程を連続して行うことも良く、また移動工程を終了した後前記付与工程を行い、付与工程を終了した後前記移動工程を行うといったように、移動工程と付与工程を別々に行うことも良い。移動工程を有することにより、所望の領域に膜材料を付与する場合の付与むらも、最終的に得ようとする膜材料付与面積よりも小さい面積に膜材料を付与する上記付与工程と、前記移動工程とを組み合わせることでより低減できる。

【0029】また、上記各発明において、前記付与工程は、一つの前記放出部から一液滴の前記液状の膜材料を放出する工程を有するものが特に好適である。噴霧法のように一つの放出部から同時に複数の液滴状の膜材料を放出する場合、該同時に放出される複数の液滴の放出方向を制御する課題が発生するが、一つの放出部から同時に複数の液滴が放出されない構成を採用することにより液状の膜材料の放出方向の制御が容易になる。噴霧法を用いる場合は、後述するように、液状の膜材料を所定の方向に放出して放出部に面する面の一部に付与するためには噴霧された液状の膜材料の飛翔方向を制御する手段を設けると良い。

【0030】また、前記付与工程は、放出前の液状の膜材料に気泡を発生させて前記放出部から前記液状の膜材料を放出する工程であるとしてよい。前記気泡は熱エネルギーの付与により発生させることがでる。具体的にはノズル内で液体を加熱することにより発生する気泡を用いることができる。この方式はバブルジェット方式として知られている。また、前記付与工程は、圧電素子によって前記放出部から前記液状の膜材料を放出する工程であってもよい。

【0031】また、前述したように、前記付与工程は、液状の膜材料を噴霧する工程を含むものであつてよい。

特にこの場合は、前記噴霧された液状の膜材料の飛翔方向を制限し、前記所定の方向に放出するとよい。噴霧により液状の膜材料を付与する場合、放出角度が広がりやすいので、所定の方向のみ放出されるようにするには、噴霧された膜材料の飛翔方向を制限するのが好適である。具体的には噴霧部を直接前記放出部として用いるのではなく、噴霧された液状の膜材料の飛翔方向を制限するスリットや細孔を用い、該スリットや細孔を前記放出部として用いるとよい。この方法においては、飛翔方向の制限によりスリットや細孔からスペース基板に向けて放出されなかった液状の膜材料は回収して用いることができる。

【0032】また上記各発明において、前記付与された膜材料により前記膜を形成する膜形成工程を更に有する。とよい、該膜形成工程は、前記付与された液状の膜材料が自然に乾燥する工程であっても良いが、好適には加熱工程を採用することができ、また、前記付与された液状の膜材料を含む材料をそのまま膜にするのではなく、前記付与された液状の膜材料を含む元素を少なくとも含む結合(bond)物(例えば異種元素が共有結合したものを形成して膜を形成するものであったり、前記付与された液状の膜材料を含む結合物を分解(decomposition)して膜を形成するものであったりもよい。

【0033】また、上記各発明において、前記液状の膜材料が、少なくとも金属元素を含むものであってもよい。上記各発明は、スペース基板に電極(導電性膜；以下では低抵抗膜とも言う)を形成する際に好適に採用し得る、電極を形成する場合、形成される膜が所望の導電性を有するように液状の膜材料に金属元素を含有させるとよい、金属元素は金属元素単体ではなく、化合物などの結合物として含まれていてもよい。

【0034】この電極(以下の実施の形態では低抵抗膜と称している)は、スペースにおいて電荷の移動を容易にするために用いるものであると好適である。特に、スペースの電位を均す働きをしたり、帯電電荷を緩和する働きをしたりするものとして好適に用いることができる。また電界の分布の制御を行うのもであってよい。具体的には、スペースにおいて放スペースが間隔を維持しようとする対象物との当接面及び/もしくは当接面近傍に設けられる電極の形成に上記各発明を好適に用いることができる。例えば前記電子放出素子が設けられる基板との当接面及び/もしくは当接面近傍に電極を設ける際、用いることができる。また前記電子放出素子が設けられる基板と対向する部材、例えば電子放出素子が放出する電子により発光する蛍光体を設けた基板側の当接面及び/もしくは当接面近傍に電極を設ける際に用いることができ、また電子放出素子が設けられる基板と該基板に対する対向部材との間にスリット電極などの制御電極を設ける構成において、スペースが被制御電極に当接

する場合は、該制御電極との当接面及び/もしくは当接面近傍に電極を設ける際に用いることができる。

【0035】また、上記各発明において、前記放出部を複数用いることにより、好適に前記付与工程を行うことができる。特に、一つのスペース基板に対して複数の放出部を用いて付与工程を行うと好適である。特に、複数の放出部から同時に液状の膜材料の付与を行うと好適である。また、複数の放出部は、異なる放出部は異なる付与傾斜に対処してもいい。共通の付与傾斜に異なる放出部から液状の膜材料を付与するとよい、前記複数の放出部は共通のヘッドに設けられていると好適である。

【0036】また本願は電子線装置の製造方法の発明として以下の発明を含む。

【0037】内部に電子放出素子を含む気密容器と、該気密容器内に設けられるスペースとを有する電子線装置の製造方法であって、前記スペースとなるスペース基板に膜を設ける被膜工程を有しており、該被膜工程は、液状の膜材料を1滴ずつ放出部から放出して前記スペース基板に付与する付与工程を含むことを特徴とする電子線装置の製造方法。

【0038】この発明において、前記液状の膜材料を一滴滴ずつ放出する放出部を複数用いて前記付与工程を行うとよい、これ以外にこの発明は上記各発明と好適に組み合わせで用いることができる。

【0039】また本願は電子線装置の製造方法の発明として以下の発明を含む。

【0040】内部に電子放出素子を含む気密容器と、該気密容器内に設けられる微小部材とを有する電子線装置の製造方法であって、前記微小部材となる微小基板に膜を設ける被膜工程を有しており、該被膜工程は、液状の膜材料を放出部から所定の方向に放出して前記微小基板の前記放出部に面する面のうちの一部に付与する付与工程を含むことを特徴とする電子線装置の製造方法。

【0041】ここで言う微小部材とは、前述のスペースに限らない。例えば気密密封止蓋のような部材に膜を形成する場合にも上記各発明は適用することができる。

【0042】また本願は電子線装置の製造方法の発明として以下の発明を含む。

【0043】内部に電子放出素子を含む気密容器と、該気密容器内に設けられる微小部材とを有する電子線装置の製造方法であって、前記微小部材となる微小基板に膜を設ける被膜工程を有しており、該被膜工程は、液状の膜材料を1滴ずつ放出部から放出して前記微小基板に付与する付与工程を含むことを特徴とする電子線装置の製造方法。

【0044】また本願はスペースの製造方法として以下の発明を含む。

【0045】内部に電子放出素子を含む気密容器と、該気密容器内に設けられるスペースとを有する電子線装置で用いる前記スペースの製造方法であって、前スペース

となるスペース基板に膜を設ける被膜工程を有しており、該被膜工程は、液状の膜材料を放出部から所定の方向に放出して前記スペース基板の前記放出部に面する面のうちの一部に付与する付与工程を含むことを特徴とするスペースの製造方法。

【0046】また本願はスペースの製造方法として以下の発明を含む。

【0047】内部に電子放出素子を含む気密容器と、該気密容器内に設けられるスペースとを有する電子線装置で用いる前記スペースの製造方法であって、前記スペースとなるスペース基板に膜を設ける被膜工程を有しており、該被膜工程は、液状の膜材料を1滴ずつ放出部から放出して前記スペース基板に付与する付与工程を含むことを特徴とするスペースの製造方法。

【0048】また上記各発明は、更なる好ましい特徴として、「前記スペース基板の底面と側面に同時に液状の膜材料を付与すること」、「前記スペース基板に対し、予めその側面と底面との角部に実質的に鋭角な断面が存在しないように前処理すること」、「前記スペース基板の前処理は、側面と底面の間のR加工もしくはテーパ加工であること」、「前記スペース基板の前処理は、前記被膜形成部のスペース基板の厚さの最大値をt、前記膜の高さをh、前記膜の断面内周長をsとしたとき、
$$(t+4h) < s \times (t+2h)$$
 となるように行われること」、「前記スペース基板のR加工を、その曲率半径rが低抵抗膜形成部のスペース基板の厚さの最大値tの1%以上となるように行うこと」、「前記スペース基板のテーパ加工を、前述によって行うこと」、「前記スペース基板を加熱延伸法を用いて加工し、該加熱延伸法において、所望のスペース基板の断面積を $S_1$ 、スペース母材の断面積を $S_2$ としたとき、 $S_2 > S_1$ の関係を確認し、かつスペース基板の断面と相似形状を有するスペース母材の両端を固定し長手方向の一部を軸化点以上の温度に加熱することにより、一方の端部を加熱部位方向に速度 $V_1$ で送り出し、もう一方の端部を $V_2$ と同一方向に速度 $V_2$ で引き出す際、これらの速度が $S_1/S_2 = V_1/V_2$ の関係を満たし、上記加熱延伸後に冷却し、引き伸ばされたスペース母材を所望の長さに切断すること」、「前記スペース基板は、ガラスまたはセラミックスから成ること」、「前記膜を形成したスペースに、更に高抵抗膜を形成すること」、「前記高抵抗膜は、 $1.0 \times 10^{10} [\Omega/\square] \sim 1.0 \times 10^{11} [\Omega/\square]$ の表面抵抗値を有すること」、「前記膜の表面抵抗値が、前記低抵抗膜の表面抵抗値の十分の一以下であり、かつ $1.0 \times 10^{10} [\Omega/\square]$ 以下であること」、をも含む。

【0049】なお、前記スペース基板の底面とは、例えば前記電子線装置が画像形成装置である場合は、画像形成装置の上下基板となわちフェースプレート(以下、「FP」と記す。)とリアプレート(以下、「RP」と

記す。)に直接もしくは間接的に固定される面を意味し、側面とは、その法線上に電子放出素子もしくは放出電子線の軌道が存在する面であり、多くの場合、帯電の緩和を考慮すると高抵抗膜が形成されていることが好ましく、その面の法線はF面およびRP面にほぼ平行に配置される。

【0050】また本願は電子線装置として以下の発明を含む。

【0051】即ち、上記各発明の製造方法により得られたことを特徴とする電子線装置。

【0052】また本願の電子線装置の発明は、更なる好ましい特徴として、「前記電子放出素子は、冷陰極素子であること」、「前記電子放出素子は、電極間に電子放出部を含む導電性膜を有する電子放出素子であること」と、「前記電子放出素子は、表面伝導型電子放出素子であること」、「前記気密容器は、前記電子放出素子に対向配置されるフェースプレートを有し、該フェースプレートは、入力信号に応じ前記電子放出素子から放出された電子の周斜により画像を形成する画像形成部材を有すること」、「前記画像形成部材が蛍光体から成ること」、をも含む。

【0053】また本発明の電子線装置は、以下のような形態を有するものであってもよい。

①前記気密容器の内部に含まれる電子放出素子は、複数の行方向配線と複数の列方向配線とでマトリクス配線された複数の電子放出素子を有する単純マトリクス状配線の電子線をなす。

②前記気密容器の内部に含まれる電子放出素子は、並列に配置した複数の電子放出素子の間々を両端で配線接続した電子放出素子の行を複数配し(行方向と呼ぶ)、この配線と直交する方向(列方向と呼ぶ)に沿って、電子放出素子の上方に配した制御電極(グリッドとも呼ぶ)により、電子放出素子からの電子を制御するはご状配線の電子線をなす。

【0054】本発明は、上述のように表示装置等の画像形成装置等にも応用可能な電子線装置に関するものであり、特にスペース部材に膜(例えば低抵抗膜)を付与するにあたり、気相形成方法ではなく液相形成方法を採用することにより、スペース部材の端面と側面間の良好な電気的接合と電子軌道の最適化制御を実現したものである。

【0055】また、本発明の思想によれば、本発明の電子線装置は、表示用として好適な画像形成装置に限るのではなく、感光性ドラムと蛍光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として用いることもできる。またこの際、上述の複数の行方向配線と列方向配線を、適宜選択することで、ライン状発光面だけでなく、2次元状の発光面としても応用できる。この場合、画像形成部材としては、以下の実施例で用いる蛍光体のような面状発光する物質に限るものでは



なく電子の帯電による潜像画像が形成されるような部材を用いることもできる。また、本発明の思想によれば、例えば電子顕微鏡のように、電子銃からの放出電子の被照射部材が、蛍光体等の画像形成部材以外のものである場合についても、本発明は適用できる。従って、本発明の電子線装置は被照射部材を特定しない一般的な電子線装置としての形態もとりうる。

【0056】

【発明の実施の形態】 先ず、後述の本発明の実施形態の構成によって解決される課題について説明する。

【0057】 例えば図29に示したような従来の画像表示装置の表示パネルにおいては、以下のような問題点がある第1に、スベーサ3120の近傍から放出された電子の一部がスベーサ3120に当たることにより、あるいは放出電子の作用でイオン化したイオンがスベーサに付着することにより、スベーサ帯電をひきおこす可能性がある。このスベーサの帯電により冷陰極素子3112から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達し、スベーサ近傍の画像が歪んで表示される。

【0058】 第2に、冷陰極素子3112からの放出電子を加速するためにツルチビーム電子銃とフェースプレート3117との間には数百V以上の高電圧（即ち1kV/mm以上の高電場）が加えられるため、スベーサ3120表面での表面放電が懸念される。特に、前述のようにスベーサが帯電している場合は、放電が誘発される可能性もある。

【0059】 これらの問題点を解決するために、スベーサに微小電流が流れるようにして帯電を除去する提案がなされている（特開昭57-118365号公報、特開昭61-124031号公報）。ここでは絶縁性のスベーサの表面に高抵抗薄膜（帯電防止膜）を形成することにより、スベーサ表面に微小電流が流れるようにしている。ここで用いられている帯電防止膜は酸化スズ、あるいは酸化スズと酸化インジウム混晶薄膜や金属膜である。

【0060】 また、画像プロセスの順類によつては、duiの大きい場合などに高抵抗膜による帯電除去する方法だけでは画像のめがみの低減が不十分であることがあった。この問題は、高抵抗膜付きスベーサと上下基板すなわちフェースプレートおよびリアプレートとの間の電気的接触が不十分であり、接触部付近に帯電が集中することが要因として考えられ、この点を解決する提案として特開平8-180821号公報のように底面とフェースプレート側およびリアプレート側から100～1000μm程度の範囲まで白金などの金属または高抵抗膜より導電性の高い材料を成膜することにより、上下基板との電気的コンタクトを確保する方法がある。

【0061】 これらの低抵抗膜の成膜法としてスパッタ成膜、抵抗加熱蒸着等の気相成膜手法によるメタライゼ

ーションが一般的であったが、これらは、均一な混合薄膜の材料組成設計が簡便に行えるという理由等により用いられてきた。しかしながら、真空減圧工程を必要とし、パッチ処理のタクトタイムがかかること、装設コストが大きいため、原料の利用効率が低いことなどの理由から、生産時にコスト上大きな問題となる。したがって、これらの低抵抗膜を、簡便で安価にかつ一度に大量に作成できる作成プロセスが要求されている。

【0062】 したがって、本発明が解決する主たる課題は、上記従来スベーサの作成上の欠点を克服することであり、具体的には真空減圧装置を必要とせずに、低抵抗膜付きスベーサを容易かつ安価に作成できるようにすることにある。

【0063】 以下に本発明の好ましい態様について説明する。

【0064】 本発明においては、スベーサ部材に付与する低抵抗膜の被形成手法として、溶液を液滴として吐出する吐出法を好ましく用いることができる。

【0065】 この吐出法による効果としては、①真空減圧工程を必要としない、②装設コストが抑制できる、③タクトタイムを抑制できる、などの点が挙げられる。すなわち、気相形成方法には、例えば、蒸気、減圧、成膜、大気圧（1気圧）後の膜は不安定状態にあり、不安定な過渡状態で他の部材を成膜することで膜割れ等の問題が生じることがあり、安定状態に膜割れさせる必要があった。これは膜の構造や表面活性に関係していると思われるが、とりわけ水の脱吸等の安定化に因襲すると考えられる。しかしながら、真空工程を排出しない被形成品、加熱焼成を採用することにより、これらの不安定状態の経過を抑えることができる。

【0066】 また、吐出法によるさらなる効果として、膜の不要部分には吐出しない事が可能で材料の利用効率が高く、また吐出ノズルと被吐出試料の移動速度およびその吐出量を制御する事により、簡便に製膜面積の制御すなわちパターニングやレジストのパターンニング工程を省く事も可能である、ことが挙げられる。

【0067】 ここで用いられる液滴付与装置の具体例を挙げるならば、任意の液滴を形成できる装置であればどのような装置を用いても構わないが、特に十数nｇ～数十μg程度の範囲で制御が可能でかつ数十nｇ程度以上の微小量の液滴が容易に形成できるインクジェット方式の装置が好適である。そのようなインクジェット方式の装置としては、圧電素子等を用いたインクジェット噴射装置、熱エネルギーによって液体内に気泡を形成させてその液体を液滴として吐出させる方式（以下、バブルジェット方式と称する）によるインクジェット噴射装置、および高圧気体を使用し液を霧状化するエアーアシ方式噴射装置などが挙げられるが、液滴サイズの制御性から圧電素子を用いた方式が熱エネルギーにより気泡

を発生させ液滴を吐出させる方式が好ましい。また、液滴の吐出面積の時間効率と面境界における被処理の点から、図7（a）に示す垂直打ちよりも、図7（b）に示すように液滴704の吐出する方向をスベーサ基板101に対して斜めに行い、側面702と底面703の2面を同時に形成する事も可能である。さらには、液滴の吐出の形成の際、吐出装置と被吐出試料であるスベーサ基板のどちらを走査してもよく、必要に応じて同時に走査する事も可能である。

【0068】 また、低抵抗膜を形成するために用いる液滴としては、液滴となるものであればどのようなものであっても構わないが、水、溶液等に所望の抵抗値を得るための材料を分散または溶解した液、有機金属化合物溶液および有機金属錯体を含有する溶液等があり、選択される材料組としては、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pt等の金属、PdO、SnO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、PbO、Sb<sub>2</sub>O<sub>3</sub>等の酸化物、HfF<sub>3</sub>、ZrF<sub>3</sub>、LaB<sub>6</sub>、CeB<sub>6</sub>、YB<sub>6</sub>、Gd<sub>2</sub>B<sub>3</sub>等の硼化物、TiC、ZrC、HfC、TaC、SiC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、S、Ge等の半導体、カーボン等が挙げられる。

【0069】 また、形成された低抵抗膜の膜構造は、結晶質、非晶質、多結晶等の構造のいずれでもよく、微粒子が分散された微粒子膜を用いる事もできる。なお、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微粒子膜として、微粒子が個々に分散配列した状態のみならず、微粒子が互いに隣接あるいは重なり合った状態（島状も含む）の膜をさししており、微粒子の一次粒径は、数nm～数千nm、好ましくは10nm～800nmである。

【0070】 さらに、前記スベーサ基板としてその材料が、石英ガラス、Na等の不純物含有量を減少させたガラス、基板ガラス、SiO<sub>2</sub>を表面に形成したガラス基板およびアルミニウム等のセラミックス基板等から選択する事が可能であるが、パネル組み立て中の熱的ストレスによるスベーサ材の板面を歪める、RFPおよびFPTとの熱膨張率に大きな差が無い材料を選ぶ事が好ましい。また、特にスベーサ材は板状、柱状、円柱状などの形状が吐出法において選択することが考えられ、これらの必要な形状を得る為、シート型、フレイバー型など種々の方法が選択できる。

【0071】 また、低抵抗膜のスベーサ基板の側面と底面における良好な数の連続性を確保するために、基板エッジすなわち底面と側面の境界領域における断面形状に実質的に鋭角な断面が存在しないことが好ましい。この具体的な方法としては、例えばスベーサ基板の側面と底面の間をR加工もしくはチーパー加工することが挙げられる。

【0072】 このようにスベーサ基板の底面と側面間の

境界領域の断面形状をR加工を施すなどの滑らかな連続面とすることにより、基板エッジすなわち底面と側面の境界領域における低抵抗膜の膜厚を向上させることができる。このため、低抵抗膜が底面と側面で分断されることが無く、両面の良好な電気的コンタクトを得ることができ、電子線装置としてスベーサを組み込んだ時に、スベーサ表面の帯電をFおよびRの基板面に効果的に逃すことができる。

【0073】 さらに、その低抵抗膜形成部付近の基板面の表面積が垂直加工したものの面積に対して小であることが好ましく、さらに組み立て精度を確保する目的から底面をある程度確保する必要がある。具体的には、例えば図4に示すように、低抵抗膜403の形成部のスベーサ基板101の厚さの最大値をl、低抵抗膜403の高さをh、低抵抗膜403の断面内周長をsとしたとき、

$$(l+4h)s < s \times (l+2h) ;$$

の関係が満足するように加工することが好ましい。

【0074】 上記関係を満足する断面形状を得るための具体的な手法としては、低抵抗膜の連続性、底面・側面間の電気的接合が良好であれば、如何なる手段を用いてもよいが、簡便なる手法として、図5に示すような装置による以下の加熱延伸法を用いることができる。

【0075】 すなわち、所望するスベーサ基板の断面積をS<sub>1</sub>、スベーサ母材501の断面積をS<sub>2</sub>としたとき、S<sub>2</sub>>S<sub>1</sub>の関係を満足し、しかも所望するスベーサ基板の断面と相似形状を有する母材を用い、このスベーサ母材501の両端を固定し長手方向の一部を軟化点以上の温度にヒーター等により加熱するとともに、一方の端部を加熱部方向に速度V<sub>1</sub>で送り出し、もう一方の端部をV<sub>1</sub>と同一方向に速度V<sub>2</sub>で送り出す際に、これらの速度が、S<sub>2</sub>/S<sub>1</sub>=V<sub>1</sub>/V<sub>2</sub>の関係を満たすようにして加熱延伸する。このときの加熱温度は、母材の節屈、加工形状によるが、通常500～700℃程度である。そして、この後に冷却し、引き伸ばされたスベーサ母材を所望の長さで切断することによって所望の断面形状を有するスベーサ基板を得ることができ。

【0076】 また、垂直に切り出しまたは削り出した基板のエッジに接合処理として、R加工またはチーパー処理を施してもよいが、このときの具体的な手段としては、サブトラクタス、レーザースクラブ、ウォータージェット、スクラブカット、研削、非熱等によるケミカルエッチング処理等を用いることができる。

【0077】 基板エッジのR加工の曲率半径の加工範囲は、基板厚の1/2以下の良好な連続面を形成することができ、経験的に好ましくは、低抵抗膜形成部のスベーサ基板の厚さの最大値（図4参照）の1/100以上の曲率半径を持つことにより、低抵抗膜の連続性と組み立て精度を満足することが可能となる。

【0078】 また、本発明の吐出法によれば、パターニ

ング機能を有している。また、パターンニングを別途行う必要はないが、配線との短絡や低抵抗膜の基板エッジ付近における突起形成が放電要因になる場合など、必要に応じて、部分的に低抵抗膜が形成されていない部分を作る事も有効である。この具体的手法としては、特に下記に限定されないが、低抵抗膜に対抗したエッチングプロセス、レーザーリブによる除去、またはフォトリソグラフィまたはリフトオフプロセスによるパターンニング形成、マスクによる露工後部分展開等を適用する事ができる。

【0079】また、前記吐出法による低抵抗膜を設けたスベーサにさらに高抵抗膜を付与することにより、スベーサ表面の帯電を抑え、結果として、発光点のずれの無い良好な画像が得られる。より好ましくは、高抵抗膜の表面抵抗値が、 $10\Omega/\square \sim 10\Omega/\square$ の表面抵抗値を有することで、帯電と上下基板間の電流消費および発熱を抑えることが可能となる。また、低抵抗膜の抵抗は、上下基板との電気的接合を良好にする目的から、その表面抵抗値として前記高抵抗膜の抵抗値の $1/10$ 以下であり、かつ $10\Omega/\square$ 以下である事が望ましい。

【0080】また、本発明に適用する電子放出素子は、冷陰極素子が好ましく、なかでも電極間に電子放出部を含む荷電性膜を有する電子放出素子のような表面伝導型電子放出素子は構造が簡単でかつ高輝度が得られることからより好ましい。

【0081】また、前記F Pを、入力信号に応じて前記電子放出素子から放出された電子の照射により画像を形成する画像形成部材を有するものとすることにより、本発明の電子線装置を表示装置等の画像形成装置とすることができ、また、この画像形成部材としては、画像記録という観点からさまざまな材料により潜像を形成できるが、蛍光体から成ることにより安価に動画像を記録表示できる。

【0082】(画像表示装置概観) 次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0083】図9は、実施例に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

P a程度の真空中に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、スベーサ1020が設けられている。

【0085】次に、本発明の画像形成装置に用いることができる電子線基板について説明する。本発明の画像形成装置に用いられる電子線基板は複数の電子放出素子を基板上に配列することにより形成される。

【0086】電子放出素子の配列方式には、電子放出素子を並列に配置し、個々の素子の両端を接続で接続するはしご型配置(以下、はしご型配置)電子線基板と称する)や、電子放出素子の一方の素子電極をそれぞれX方向配線、Y方向配線に接続した単純マトリクス配置(以下、マトリクス型配置)電子線基板と称する)が挙げられる。なお、はしご型配置電子線基板を有する画像形成装置には、電子放出素子からの電子の飛翔を制御する電極である制御電極(グリッド電極)を必要とする。

【0087】リファレーン1015には、基板1011が固定されているが、酸基板の上には電子放出素子1012がn x m個形成されている(n, mは2以上の正の数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、 $n \geq 3000$ 、 $m \geq 1000$ に設定することが望ましい)。前記n x m個の電子放出素子は、m本の行方向配線1013とn本の列方向配線1014により単純マトリクス配線とされている。前記1011~1014によって構成される部分をマトリ電子ビーム源と呼ぶ。

【0088】本発明の画像表示装置に用いるマトリ電子ビーム源は、電子放出素子を単純マトリクス配線もしくは、はしご型配線した電子源であれば、電子放出素子の材料や形状あるいは製造法に制約はない。

【0089】したがって、たとえば表面伝導型放出素子やF E型、あるいはM I M型などの冷陰極素子を用いることができる。

【0090】次に、電子放出素子として表面伝導型放出素子(後述)を基板上に配列して単純マトリクス配線したマトリ電子ビーム源の構造について述べる。

【0091】図10に示るのは、図9の表示パネルに用いたマトリ電子ビーム源の平面図である。基板1011上には、後述の図16で示すものと同様の表面伝導型放出素子が配列し、これらの素子は行方向配線1013と列方向配線1014により単純マトリクス状に配線とされている。行方向配線1013と列方向配線1014の交差する部分には、電極間絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。図10のB-B'に沿った断面を、図11に示す。

【0092】なお、このような単純マトリ電子素子は、あらかじめ基板上に行方向配線1013、列方向配線1014、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配

線1013および列方向配線1014を介して各素子に給電して通電フォースミグ処理(後述)と通電活性化処理(後述)を行うことにより製造した。

【0093】本例においては、気密容器のリファレーン1015にマトリ電子ビーム源の基板1011を固定する構成としたが、マトリ電子ビーム源の基板1011が十分な強度を有するものである場合には、気密容器のリファレーンとしてマトリ電子ビーム源の基板1011自体を用いてもよい。

【0094】また、フェースプレート1017の下面には、蛍光膜1018が形成されている。本例はカラー表示装置であるため、蛍光膜1018の部分にはCRTの分野で用いられる赤、緑、青、の3色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図12に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けられている。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージングを防止する事などである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に達するものではなかった。これ以外の材料を用いても良い。

【0095】また、3色の蛍光体の塗り分け方は前記図12に示したストライプ状の配列に限られるものではなく、たとえば図13に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0096】なお、モジュールの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1018に用いるればよく、また黒色導電材料は必ずしも用いなくともよい。また、蛍光膜1018のリファレーン側の面には、CRTの分野では公知のメタルバック1019を設けている。メタルバック1019を設けた目的は、蛍光膜1018が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜1018を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1018を駆動した電子の導電路として作用させる事などである。メタルバック1019は、蛍光膜1018をフェースプレート基板1017上上に形成した後、蛍光膜表面を平滑化処理し、その上にA Iを真空蒸着する方法により形成した。なお、蛍光膜1018に低電圧用の蛍光体材料を用いた場合には、メタルバック1019は用いない。

【0097】また、本例では用いないが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1017と蛍光膜1018との間に、たとえばITOを材料とする透明電極を設けてもよい。

【0098】図15は図9のA-A'の断面模式図であり、各部の符号は図9に対応している。スベーサ1020はスベーサ基板1010の表面に帯電防止を目的とした

高抵抗膜1501を形成し、かつフェースプレート1017の内側(メタルバック1019等)及び基板1010の表面(行方向配線1013または列方向配線1014)に面したスベーサの当接面401及び接する面402に低抵抗膜403を形成した部材からなるもので、上記目的を達成するのに必要な数だけ、かつ必要な間隔をおいて配置され、フェースプレートの内側および基板1010の表面に接合材1502により固定される。

【0099】また、高抵抗膜1501は、スベーサ基板1010の表面のうち、少なくとも気密容器内の真空中に露出している面に形成されており、スベーサ1020上の低抵抗膜403および接合材1502を介して、フェースプレート1017の内側(メタルバック1019等)及び基板1010の表面(行方向配線1013または列方向配線1014)に電気的に接続される。

【0100】ここで説明される態様においては、スベーサ1020の形状は薄板状とし、行方向配線1013に平行に配置され、行方向配線1013に電気的に接続されている。

【0101】スベーサ1020としては、基板1011上の行方向配線1013および列方向配線1014とフェースプレート1017内側のメタルバック1019との間に印刷される高電圧に耐えるだけの絶縁性を有し、かつスベーサ1020の表面への帯電を防止する程度の導電性を有する必要がある。

【0102】スベーサ基板1010としては、前述のように石英ガラス、N a等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等が用いられる。なお、スベーサ基板1011はその熱膨張率が気密容器および基板1011を成す部材と近いものが好ましい。

【0103】スベーサ1020を構成する高抵抗膜1501には、高電位側のフェースプレート1017(メタルバック1019等)に印刷される加速電圧V aを帯電防止膜である高抵抗膜1501の低抵抗R sで除した電流が流される。そこで、スベーサの低抵抗R sは帯電防止および消放電からその望ましい電圧に設定される。帯電防止の観点から表面抵抗は $10\Omega/\square$ 以下であることが好ましい。十分な帯電防止効果を得るためには $10\Omega/\square$ 以下がさらに好ましい。表面抵抗の下限はスベーサ形状とスベーサ間に印加される電圧により左右されるが、 $10\Omega/\square$ 以上であることが好ましい。

【0104】絶縁材料からなるスベーサ基板1011上に形成された高抵抗膜1501の厚みtは $10\text{nm} \sim 1\mu\text{m}$ の範囲が望ましい。材料の表面エネルギーおよび基板との密着性や基板温度によっても異なるが、一般的に $10\text{nm}$ 以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚tが $1\mu\text{m}$ 以上では膜応力が大きくなるため膜は割れの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。従って、膜厚は $50 \sim 5$

0.0nmであることが望ましい。表面抵抗 $R/\square$ は $\rho/\square$ であり、以上に述べた $R/\square$ と $t$ の好ましい範囲から、高抵抗膜1501の比抵抗 $\rho$ は0.1 $\Omega\text{cm}$ 乃至10 $\Omega\text{cm}$ が好ましい。さらに表面抵抗と膜厚のより好ましい範囲を実現するためには、 $\rho$ は1.0から10 $\Omega\text{cm}$ とするのが良い。

[0105] スペーサは上述したようにその上に形成した高抵抗膜1501を電流が流れることにより、あるいはダイヤモンド全体が動作中に発熱することによりその温度が上昇する。高抵抗膜1501の抵抗温度係数が大きな負の値である温度が上昇した時に抵抗値が減少し、スペーサに流れる電流が増加し、さらに温度上昇をもたらす。そして電流は電源の限界を越えるまで増加しつづける。このような電流の暴走が発生する抵抗温度係数の値は経時的に負の値で絶対値が1%以上である。すなわち、高抵抗膜(帯電防止膜)1501の抵抗温度係数は-1%未満であることが望ましい。

[0106] 帯電防止特性を有する高抵抗膜1501の材料としては、例えば金属酸化物を用いることが出来る。金属酸化物の中でも、クロム、ニッケル、錳の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、電子放出率1012から放出された電子がスペーサ1020に当たった場合においても帯電しにくめと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンは高抵抗であるため、スペーサ抵抗を所望の値に制御しやすい。

[0107] 帯電防止特性を有する高抵抗膜1501の他の材料として、アルミと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで幅広い範囲に抵抗値を制御できるので好適な材料である。さらには後述する表示装置の作製工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が-1%未満であり、実用的に使いやすい材料である。遷移金属元素としてはTi, Cr, Ta等が挙げられる。

[0108] 合金窒化物はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム蒸着、イオンプラズマエッチング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。金属酸化膜も同様の薄膜形成法で作製することができる。この場合窒素ガスに代えて酸素ガスを使用する。その他、CVD法、アルコキソド法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気中に水素が含まれるようにする。成膜ガスに炭化水素ガスを使用する。

[0109] スペーサ1020を構成する低抵抗膜403は、高抵抗膜501を高電位側のフェースシート1017(メタルバック1019等)及び低電位側の基

板1011(配線1013, 1014等)と電気的に接続する為に設けられたものであり、以下では、中間電極層(中間層)という名称も用いる。中間電極層(中間層)は以下に列挙する複数の機能の少なくともいずれかを有することが出来る。

[0110] ①高抵抗膜1501をフェースシート1017及び基板1011と電気的に接続する。

[0111] 既に記載したように、高抵抗膜1501はスペーサ1020の表面での帯電を防止する目的で設けられたものであるが、高抵抗膜1501をフェースシート1017(メタルバック1019等)及び基板1011(配線1013, 1014等)と直接或いは当接材1502を介して接続した場合、接続部界面に大きな接触抵抗が発生し、スペーサ表面に発生した電荷を速やかに除去できなくなる可能性がある。これを避ける為に、フェースシート1017、基板1011及び当接材1502と接触するスペーサ1020の当接面401或いは側面部402に低抵抗の中間層を設けた。

[0112] ②高抵抗膜1501の電位分布を均一化する。

[0113] 電子放出素子1012より放出された電子は、フェースシート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ1020の近傍で電子軌道に乱れが生じないようにするには、高抵抗膜1501の電位分布を全域にわたって制御する必要がある。高抵抗膜1501をフェースシート1017(メタルバック1019等)及び基板1011(配線1013, 1014等)と直接或いは当接材1502を介して接続した場合、接続部界面の接触抵抗の為に、接続状態のむらが発生し、高抵抗膜1501の電位分布が所望の値からずれてしまう可能性がある。これを避ける為に、スペーサ1020がフェースシート1017及び基板1011と当接するスペーサ端部(当接面401或いは側面部402)の全長域に低抵抗の中間層403を設け、この中間層部に所望の電位を印加することによって、高抵抗膜1501全体の電位を制御可能とした。

[0114] ③放出電子の軌道を制御する。

[0115] 電子放出素子1012より放出された電子は、フェースシート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ近傍の電子放出素子から放出された電子に関しては、スペーサを設置することに伴う制約(配線、素子位置の変更等)が生じる場合がある。このような場合、歪みやむらの無い画像を形成するためには、放出された電子の軌道を制御してフェースシート1017上の所望の位置に電子を照射する必要がある。フェースシート1017及び基板1011と当接する側の側面部402に低抵抗の中間層を設けることにより、スペーサ1020近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を

制御することが出来る。

[0116] 低抵抗膜403は、高抵抗膜1501に比べて1桁以上低い抵抗値を有する材料を含有するものから選択すればよく、Ni, Cr, Al, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属、あるいは合金、及びPd, Ag, Au, RuO<sub>4</sub>, Pd-Ag等の金属や金属化合物とガラス等から構成される印刷導体、あるいはIn<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。

[0117] 接合材1502はスペーサ1020が行方向に配線1013およびメタルバック1019と電気的に接続するように、導電性をもたせる必要がある。すなわち、導電性接合材や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

[0118] また、図9におけるDx1~DxmおよびDy1~DymおよびHvは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1~Dxmはワルチ電子ビーム源の行方向配線1013と、Dy1~Dymはワルチ電子ビーム源の列方向配線1014と、Hvはフェースシートのメタルバック1019と電気的に接続している。

[0119] また、気密容器内部を真空に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を1.0 $\times 10^{-4}$ 程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、たとえばBaを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸発して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は1.0 $\times 10^{-4}$ あるいは1.0 $\times 10^{-5}$ 程度の真空度に維持される。

[0120] 以上説明した表示パネルを用いた画像表示装置は、容器が端子Dx1ないしDxm、Dy1ないしDymを通じて各電子放出素子1012に電圧を印加すると、各電子放出素子1012から電子が放出される。それと同時にメタルバック1019に容器が端子Hvを通じて数百[V]ない数[kV]の高圧を印加して、上記放出された電子を加速し、フェースシート1017の内面に衝突させる。これにより、蛍光膜1018をなす各色の蛍光体が励起されて発光し、画像が表示される。

[0121] 通常、冷陰極素子である表面伝導型放出素子1012への印加電圧は12~16[V]程度、メタルバック1019と表面伝導型放出素子1012との距離dは0.1[mm]から8[mm]程度、メタルバック1019と表面伝導型放出素子1012間の電圧は0.1[kV]から10[kV]程度である。

[0122] 以上、本発明の実施例の表示パネルの基本

構成と製法、および画像表示装置の概要を説明した。

[0123] 次に、前記実施例の表示パネルに用いたワルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるワルチ電子ビーム源としては、冷陰極素子を単純トリップ配線した電子源が挙げられ、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFEB型、あるいはMIM型などの冷陰極素子を用いることができる。

[0124] ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FEB型ではエミッタコンテント電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術が必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くしても均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微細化し、しかも製造が容易に行えることを見いだしている。したがって、高精度で大面積の画像表示装置のワルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施例の表示パネルにおいては、電子放出部もしくはその周辺部を微細化し、形成した表面伝導型放出素子を用いた。

[0125] そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純トリップ配線したワルチ電子ビーム源の構造について述べる。

[0126] (表面伝導型放出素子の好適な素子構成と製法) 表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類が挙げられる。

[0127] (平面型の表面伝導型放出素子) まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図16に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性導軌、1105は通電フォレンジング処理により形成した電子放出部、1113は通電特性化処理により形成した溝である。

[0128] 基板1101としては、たとえば、石英ガラスや珪酸ガラスをはじめとする各種ガラス基板や、ワルミチをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえばSiO<sub>2</sub>を材料とする絶縁層を積層した基板、などを用いることができる。

[0129] また、基板1101上に基板面と平行に対



向しに設けられた素子電極1102と1103は、導電性を有する材料によつて形成されている。たとえば、N i, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいは $1n_2O_3$ -SnO<sub>2</sub>をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いられたい。素子電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィ・エッチングなどのパターンニング技術を組み合わせて用いられは容易に形成できるが、それ以外の方法（たとえば印刷技術）を用いて形成してもさしつかえない。

[0130] 素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、素子電極間隔は通常は数百Åから数百μmの範囲から適当な数値を選んで設計されるが、なかでも表示装置に適用するために好ましいのは数μmより数十μmの範囲である。また、素子電極の厚さdについては、通常は数百Åから数μmの範囲から適当な数値が選ばれる。

[0131] 導電性薄膜1104の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。

[0132] すなわち、素子電極1102であるいは1103と電気的に良好に接続するのに必要な条件、後述する導電フォージングを良好に行うのに必要な条件、などである。具体的には、数Åから数千Åの範囲のなかで設定するが、なかでも好ましいのは10Åから500Åの間である。

[0133] また、導電性薄膜1104を形成するのに用いられる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb, などをはじめとする金属や、PdO, SnO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub>, PbO, Sb<sub>2</sub>O<sub>3</sub>, などをはじめとする酸化物や、HfB<sub>2</sub>, ZrB<sub>2</sub>, LaB<sub>6</sub>, CeB<sub>6</sub>, YB<sub>6</sub>, Gd<sub>2</sub>B<sub>3</sub>, などをはじめとする硼化合物や、TiC, ZrC, HfC, TaC, SiC, WC, などをはじめとする炭化物や、TiN, ZrN, HfN, などをはじめとする窒化物や、Si, Ge, などをはじめとする半導体や、カーボン、などが挙げられ、これらの中から適宜選択される。

[0134] 導電性薄膜1104のシート抵抗値については、10から10<sup>10</sup>Ω/□の範囲に含まれるよう設定した。

[0135] なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図16の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極の順序で積層してもさしつかえない。

[0136] また、電子放出部1105は、導電性薄膜

1104の一部に形成された電裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。電裂は、導電性薄膜1104に対して、後述する導電フォージングの処理を行うことにより形成する。電裂内には、数Åから数百Åの厚さの導電子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図16においては模式的に示した。

[0137] また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、導電フォージング処理後に、後述する導電活性化処理を行うことにより形成する。

[0138] 薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれか、もしくはその混合物であり、膜厚は500Å以下とするが、300Å以下とするのがさらに好ましい。なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図16においては模式的に示した。

[0139] 以上、好ましい素子の基本構成を述べたが、実施例においては以下のような素子を用いた。

[0140] すなわち、基板1101には基板ガラスを用い、素子電極1102と1103にはN<sub>i</sub>薄膜を用いた。素子電極の厚さdは1000Å、素子電極間隔Lは2μmとした。

[0141] 導電性薄膜の主要材料としてPdもしくはPdOを用い、その厚さは約100Å、幅Wは100μmとした。

[0142] 次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

[0143] 図17の(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部分の表記は前記図16と同一である。

[0144] 1) まず、図17(a)に示すように、基板1101上に素子電極1102および1103を形成する。

[0145] 形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いたよい。その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターンニングし、(a)に示した一対の素子電極(1102と1103)を形成する。

[0146] 2) 次に、同図(b)に示すように、導電性薄膜1104を形成する。

[0147] 形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して導電性薄膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。こ

で、有機金属溶液とは、導電性薄膜に用いる材料を主要元素とする有機金属化合物の溶液である。具体的には、本実施例では主要元素としてPdを用いた。また、実施例では塗布方法として、ディップング法を用いたが、それ以外のたとえばスピンコート法やスプレー法を用いてもよい。

[0148] また、導電性薄膜の成膜方法としては、本実施例で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

[0149] 3) 次に、同図(c)に示すように、フォージング用電極1110から素子電極1102と1103の間に適宜の電圧を印加し、導電フォージング処理を行って、電子放出部1105を形成する。

[0150] 導電フォージング処理とは、導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分（すなわち電子放出部1105）においては、薄膜に適当な電裂が形成されている。なお、電子放出部1105が形成される前と比較すると形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

[0151] 通電方法をより詳しく説明するために、図18に、フォージング用電極1110から印加する適宜の電圧波形の一例を示す。導電性薄膜をフォージングする場合には、パルス状の電圧が好ましく、本実施例の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの高直値Vp fを、順次昇圧した。また、電子放出部1105の高直値Vp fを、順次昇圧した。また、電子放出部1105の間隔で三角波パルスの間に挿入した、その際に流れる電流を電流計1111で計測した。

[0152] 実施例においては、たとえば10μA程度の真空雰囲気下において、たとえばパルス幅T1を1

[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高直値Vp fを1Vp fに設定し、1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の繰り返しで、モニターパルスPmを挿入した。フォージング処理に逐影響を及ぼすことがないよう、モニターパルスの電圧Vp mは0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が1×10<sup>6</sup>Ωになった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が1×10<sup>-4</sup>A以下になった段階で、フォージング処理にかかわる通電を終了した。

[0153] なお、上記の方法は、本実施例の表面伝導型放出素子に関する好ましい方法であり、たとえば導電性薄膜の材料や膜厚、あるいは素子電極間隔など表面伝導型放出素子の設計を変更した場合には、それに適した通電の条件を適宜変更するのが望ましい。

[0154] 4) 次に、図17の(d)に示すように、活性化用電極1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

[0155] 通電活性化処理とは、前記導電フォージング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。)なお、通電活性化処理を行うことにより、行前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

[0156] 具体的には、例えば10<sup>-4</sup>ないし10<sup>-2</sup>Paの範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を炭源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれか、もしくはその混合物であり、膜厚は500Å以下、より好ましくは300Å以下である。

[0157] 通電方法をより詳しく説明するために、図19の(a)に、活性化用電極1112から印加する適宜の電圧波形の一例を示す。本実施例においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行つたが、具体的には、矩形波の電圧V a cは14[V]、パルス幅T3は1[ミリ秒]、パルス間隔T4は10[ミリ秒]とした。なお、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに適した条件を適宜変更するのが望ましい。

[0158] 図17の(d)に示す1114は、表面伝導型放出素子から放出される放出電流I eを捕獲するためのアノード電極で、直流高電圧電極1115および電流計1116が接続されている。(なお、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。)

[0159] 活性化用電極1112から電圧を印加する間、電流計1116で放出電流I eを計測して通電活性化処理の進行状況をモニターし、活性化用電極1112の動作を制御する。電流計1116で計測された放出電流I eの一例を図19(b)に示すが、活性化電圧112からパルス電圧を印加しはじめると、時間の経過とともに放出電流I eは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流I eがほぼ飽和した時点で活性化用電極1112からの電圧印加を停止し、通電活性化処理を終了する。

[0160] なお、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導

型放出素子の設計を変更した場合、それに応じて条件を適宜変更するのが望ましい。

【0161】 以上のようにして、図17(e)に示す平面型の表面伝導型放出素子を製造した。

【0162】 (垂直型の表面伝導型放出素子) 次に、表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0163】 図20は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は導電性薄膜、1205は通電フオーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0164】 垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、前記図16の平面型における素子電極間隔Lsとして設定される、なお、基板1201、素子電極1202および1203、導電性薄膜1204、について、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえばSiO<sub>2</sub>のような電気的に絶縁性の材料を用いる。

【0165】 次に、垂直型の表面伝導型放出素子の製法について説明する。図21の(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は前記図20と同一である。

【0166】 1) まず、図21(a)に示すように、基板1201上に素子電極1203を形成する。

【0167】 2) 次に、同図(b)に示すように、段差形成部材を形成するための絶縁膜を形成する。絶縁膜は、たとえばSiO<sub>2</sub>をスパッタ法で積附すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0168】 3) 次に、同図(c)に示すように、絶縁膜の上に素子電極1202を形成する。

【0169】 4) 次に、同図(d)に示すように、絶縁膜の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

【0170】 5) 次に、同図(e)に示すように、導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば蒸着法などの成膜技術を用いればよい。

【0171】 6) 次に、前記平面型の場合と同じく、通電フオーミング処理を行い、電子放出部を形成する。図17(c)を用いて説明した平面型の通電フオーミング処理と同様の処理を行えばよい。

【0172】 7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近接に炭素もしくは炭素化合物を堆積させる。(図17(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

【0173】 以上のようにして、図21(f)に示す垂直型の表面伝導型放出素子を製造した。

【0174】 (表示装置に用いた表面伝導型放出素子の特性) 以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明した。次に表示装置に用いた素子の特性について述べる。

【0175】 図22に、表示装置に用いた素子の、(放出電流I<sub>e</sub>) 対 (素子印加電圧V<sub>f</sub>) 特性、および(素子電流I<sub>f</sub>) 対 (素子印加電圧V<sub>f</sub>) 特性の典型的な例を示す。なお、放出電流I<sub>e</sub>は素子電流I<sub>f</sub>に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0176】 表示装置に用いた素子は、放出電流I<sub>e</sub>に関して以下に述べる3つの特性を有している。

【0177】 第一に、ある電圧(これを閾値電圧V<sub>th</sub>と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流I<sub>e</sub>が増加するが、一方、閾値電圧V<sub>th</sub>未満の電圧では放出電流I<sub>e</sub>はほとんど検出されない、すなわち、放出電流I<sub>e</sub>に関して、明確な閾値電圧V<sub>th</sub>を持つ非線形素子である。

【0178】 第二に、放出電流I<sub>e</sub>は素子に印加する電圧V<sub>f</sub>に依存して変化するため、電圧V<sub>f</sub>で放出電流I<sub>e</sub>の大きさを制御できる。

【0179】 第三に、素子に印加する電圧V<sub>f</sub>に対して素子から放出される電流I<sub>e</sub>の応答速度が速いため、電圧V<sub>f</sub>を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0180】 以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光強度に応じて閾値電圧V<sub>th</sub>以上の電圧を適宜印加し、非選択状態の素子には閾値電圧V<sub>th</sub>未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0181】 また、第二の特性めまたは第三の特性を利用することにより、発光強度を制御することができ、ため、階調表示を行うことが可能である。

【0182】 (多数素子を単軸マトリクス配線したワルチ電子ビーム源の構造) 次に、上述の表面伝導型放出素子を基板上に配列して単軸マトリクス配線したワルチ電

子ビーム源の構造について述べる。

【0183】 図10に示すのは、前記図9の表示パネルに用いたワルチ電子ビーム源の平面図である。基板上には、前記図16で示したものと同様の表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単軸マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁膜(不図示)が形成されており、電気的な絶縁が保たれている。図10のB-B'に沿った断面を、図11に示す。

【0184】 なお、このような構造のワルチ電子ビーム源は、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁膜(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して通電フオーミング処理と通電活性化処理を行うことにより製造した。

【0185】 (駆動回路構成および駆動方法) 図23は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行うための駆動回路の概略構成をブロック図で示したものである。同図中、表示パネル17011は前述した表示パネルに相当するもので、前述した様に製造され、動作する。また、走査回路1702は表示パネルを走査し、制御回路1703は走査回路へ入力する信号等を生成する。シフトレジスタ1704は1ライン毎のデータをシフトし、ラインメモリ1705は、シフトレジスタ1704からの1ライン分のデータを変調信号発生器1707に入力する。同期信号分離回路1706はNTSC信号から同期信号を分離する。

【0186】 以下、図23の装置各部の機能を詳しく説明する。

【0187】 まず表示パネル17011は、端子D×1ないしD×mおよび端子D×1ないしD×n、および高圧端子H<sub>v</sub>を介して外部の電気回路と接続されている。このうち、端子D×1ないしD×mには、表示パネル17011内に設けられているワルチ電子ビーム源、すなわちm行n列の行列状にマトリクス配線された発光素子を1行(n素子)ずつ順次駆動してゆくための走査信号が印加される。一方、端子D×1ないしD×nには、前記走査信号により選択された1行分のn個の各素子の出力電子ビームを制御するための変調信号が印加される。また、高圧端子H<sub>v</sub>には、直流電圧源V<sub>a</sub>より、たとえば5[kV]の直流電圧が供給されるが、これはワルチ電子ビーム源より出力される電子ビームに発光体を駆起するのに必要なエネルギーを付与するための加速電圧である。

【0188】 次に、走査回路1702について説明する。同回路は、内部にn個のスイッチング素子(図中、S<sub>n</sub>ないしS<sub>1</sub>で模式的に示されている)を備えるもので、各スイッチング素子は、直流電圧源V<sub>a</sub>×の出力電圧もしくは0[V](グラウンドレベル)のいずれか一方を

選択し、表示パネル17011の端子D×1ないしD×mと電気的に接続するものである。S<sub>n</sub>ないしS<sub>1</sub>の各スイッチング素子は、制御回路1703が出力する制御信号T<sub>kn</sub>に基づいて動作するものだが、実際にはたとえばFETのようなスイッチング素子を組合わせる事により容易に構成することが可能である。なお、前記直流電圧源V<sub>a</sub>は、図22に例示した電子放出素子の特性に基づき走査されない素子に印加される駆動電圧が閾値電圧V<sub>th</sub>未満となるよう、一定電圧を出力するよう設定されている。

【0189】 また、制御回路1703は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路1706より送られる同期信号T<sub>sync</sub>に基づいて、各部に対してT<sub>sync</sub>およびT<sub>gs</sub>およびT<sub>m</sub>の各制御信号を発生する。同期信号分離回路1706は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と駆動信号成分とを分離するための回路で、良く知られているように同数分周器(フリップフロップ)回路を用いながら構成できるものである。同期信号分離回路1706により分離された同期信号は、良く知られるように垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上、T<sub>sync</sub>信号として図示した。一方、前記テレビ信号から分離された画像の駆動信号成分を便宜上DAT<sub>A</sub>信号と表すが、同信号はシフトレジスタ1704に入力される。

【0190】 シフトレジスタ1704は、時計系列的にシリアルに入力される前記DAT<sub>A</sub>信号を、画像の1ライン毎にシリアル/パラレル変換するための、前記制御回路1703より送られる制御信号TSFTに基づいて動作する。すなわち、制御信号TSFTは、シフトレジスタ1704のシフトクロックであると言いつてもできる。シリアル/パラレル変換された画像1ライン分(電子放出素子n素子分の駆動データに相当する)のデータは、I<sub>n</sub>ないしI<sub>1</sub>のn個の信号として前記シフトレジスタ1704より出力される。

【0191】 ラインメモリ1705は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路1703より送られる制御信号T<sub>gm</sub>に基づいて適宜I<sub>n</sub>ないしI<sub>1</sub>の内容を記憶する。記憶された内容は、I<sub>n</sub>ないしI<sub>1</sub>として出力され、変調信号発生器1707に入力される。

【0192】 変調信号発生器1707は、前記画像データI<sub>n</sub>ないしI<sub>1</sub>の各々に応じて、電子放出素子1015の各々を適時に駆動変調するための信号源で、その出力信号は、端子D×1ないしD×nを通じて表示パネル17011内の電子放出素子1015に印加される。

【0193】 図22を用いて説明したように、本発明に関わる表面伝導型放出素子は放出電流I<sub>e</sub>に対して以下の基本特性を有している。すなわち、電子放出には明確

な閾値電圧 $V_{th}$  (後述する実施例の表面伝導型放出素子では8 [V]) があり、閾値電圧 $V_{th}$ 以上の電圧を印加された時のみ電子放出が生じる。また、閾値電圧 $V_{th}$ 以上の電圧に対しては、図22のグラフのように電圧の変化に応じて放出電流 $I_e$ も変化する。このことから、本素子にバリス状の電圧を印加する場合、たとえば閾値電圧 $V_{th}$ 以下の電圧を印加しても電子放出は生じないが、閾値電圧 $V_{th}$ 以上の電圧を印加する場合には表面伝導型放出素子から電子ビームが出力される。その際、バリスの放高値 $V_m$ を変化させることにより出力電子ビームの強度を制御することが可能である。また、バリスの幅 $P_w$ を変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

[0194] 従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、バリス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器1707として、一定長さの電圧バリスを発生し、入力されるデータに応じて適宜バリスの放高値を変調するような電圧変調方式の回路を用いることができる。また、バリス幅変調方式を実施するに際しては、変調信号発生器1707として、一定の放高値の電圧バリスを発生し、入力されるデータに応じて適宜電圧バリスの幅を変調するようなバリス幅変調方式の回路を用いることができる。

[0195] シフトレジスタ1704やラインメモリ705は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル/パラレル変換や記憶が所定の速度で行われればよいからである。

[0196] デジタル信号式を用いる場合には、同期信号分離回路1706の出力信号DATAをデジタル信号化する必要があるが、これには同期信号分離回路1706の出力部にA/D変換器を設ければよい。これに関連してラインメモリ115の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なるものとなる。すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器1707には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。バリス幅変調方式の場合、変調信号発生器1707には、例えば高速の発振器および発振器の出力する波数を計数する計数器 (カウンタ) および計数器の出力値と前記メモリの出力値を比較する比較器 (コンパレータ) を組み合わせた回路を用いる。必要に応じて、比較器の出力するバリス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

[0197] アナログ信号を用いた電圧変調方式の場合、変調信号発生器1707には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベル回路などを付加することもできる。バリス幅変調方

式の場合には、例えば、電圧制御型発振回路 (VCO) を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

[0198] このような構成をとりうる本発明の適用可能な画像表示装置においては、各電子放出素子に、容器外端子 $D \times 1$ 乃至 $D \times m$ 、 $D \times 1$ 乃至 $D \times n$ を介して電圧を印加することにより、電子放出が生じる。高圧端子 $H \times 1$ を介してメタルバック1019あるいは透明電極 (不図示) に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜1018に衝突し、蛍光が生じて画像が形成される。

[0199] ここで述べた画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM方式などの他、これらより多数の走査線からなるTV信号 (MUSE方式をはじめとする高品位TV) 方式でも採用できる。

[0200] (はしご型電圧駆動の場合) 次に、前述のはしご型配電電子駆動基板およびそれを用いた画像表示装置について図24および図25を用いて説明する。

[0201] 図24において、1110は電子駆動基板、1111は電子放出素子、1112の $D \times 1 \sim D \times 10$ は前記電子放出素子に接続する共通配線である。電子放出素子1111は、基板1110上に、X方向に並列に複数個配置される (これを素子行と呼ぶ)。この素子行を複数個基板1110上に配列し、はしご型電子駆動基板となる。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能になる。すなわち、電子ビームを放出させる素子行には閾値電圧以上の電圧を、電子放出させない素子行には閾値電圧以下の電圧を印加すればよい。また、各素子行間の共通配線 $D \times 2 \sim D \times 9$ を、例えば $D \times 2$ 、 $D \times 3$ を同一配線とするようにしてもよい。

[0202] 図25は、はしご型配電の電子駆を備えた画像形成装置の構造を示す図である。1120はグリッド電極、1121は電子が通過するための空孔、1122は $D \times 1$ 、 $D \times 2 \dots D \times m$ よりなる容器外端子、1123はグリッド電極1120と接続された $G1$ 、 $G2 \dots Gn$ からなる容器外端子、1110は前述のように各素子行間の共通配線を同一配線とした電子駆基板である。なお、図24及び図25における同一の符号は同一の部材を示す。前述の単純マトリクス配電の画像形成装置 (図4) との違いは、電子駆基板1110とフェースプレート1017の間にグリッド電極1120を備えていることである。

[0203] 前述のバネリ構造は、電子駆配電が、マトリクス配線やはしご型配電のいずれの場合でも、大気圧構造上必要に応じて、フェースプレートとリアプレート間にスベサ部材 (不図示) を設ける事ができる。

[0204] 電子駆基板1110とフェースプレート1017の間には、グリッド電極1120が設けられている。グリッド電極1120は、表面伝導型電子放出素子から放出された電子ビームを変調することができ、はしご型配電の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対して1個ずつ円形の開口1121が設けられている。グリッドの形状や設置位置は必ずしも図25のようなものでなくともよく、開口としてメッシュ状に多数の通過口を設けることもあり、また例えば表面伝導型電子放出素子の周囲や近傍に設けてもよい。

[0205] 容器外端子1122およびグリッド容器外端子1123は、不図示の制御回路と電気的に接続されている。

[0206] 本画像形成装置では、素子行を1列ずつ順次駆動 (走査) していくと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができ、

[0207] また、本発明によればテレビジョン放送の表示装置のみならずテレビ会議システム、コンピュータ等の表示装置に適した画像形成装置を提供することができる。さらには感光性ドラム等で構成された光プリンターとしての画像形成装置として用いることもできる。

[0208] 以上説明したように、本発明によれば、スベサ部材に液相形成により低抵抗膜を付与することにより、工程が簡便、かつ容易であり、また得られる低抵抗膜の電気的コンタクトも良好であり、かつ、放電副圧も良好であるので、電子線ディスプレイの表示品位を向上し、かつ量産性と低コスト性等を求められる作製工程およびこれを使用する電子線装置に特に有効なものである。

[0209] [実施例] 以下に、実施例を挙げて本発明をさらに詳述する。

[0210] 以下に述べる各実施例においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプの $n \times m$ 個 ( $n = 3072$ ,  $m = 1024$ ) の表面伝導型放出素子を、 $m$ 本の行方向配線と $n$ 本の列方向配線とによりマトリクス配線 (図9および図10参照) したマルチ電子ビーム源を用いた。

[0211] (実施例1：熱エネルギー吐出方式) 本実施例で用いるスベサを以下のように作成した。

[0212] リアプレートと同期のソータイムガラスからなる母材に加熱延伸法により、断面形状として図1(a) (b) および図3のa-4に示すような、巾3mm、厚0.2mmで4側に曲率半径0.02mmのRを有する柱状ガラスを作成した。これを長さ40mmに切り出してスベサ基板 $g1$ を得た。ここで、断面の曲

率半径は、100倍の光学的微細度で丁寧に記録し、画像処理により背景と基板を分離して2値化し、底面 (当接面) および側面領域を除いて (トリミング処理)、円弧をモデル形状としてフットライニングし、曲率半径を求めた。

[0213] 以下図2に吐出法による低抵抗膜の作成手順を示す。図中、101はスベサ基板を示し、側面および端面から見た状態を表す。吐出工程に先立ち、まず、アセトン、IPA、純水で化学洗浄した後、80℃で30分間乾燥処理を施した後、UVオゾン洗浄を施し基板表面の有機物残基を取り除く処理を施した。

[0214] このスベサ基板 $g1$ の側面は $4.0 \text{ mm} \times 3 \text{ mm}$ の面) と底面 ( $4.0 \text{ mm} \times 0.2 \text{ mm}$ の面) が交差する基板エッジ部位に底面および側面に互いに45度をなす角度で、その基板 $g1$ 上に有機パラジウム含有溶液 (奥野製薬 (株) 製CCP-4230) を液滴付与装置としてバブルジェット方式を用いたフットジェット噴射装置201を用い、低抵抗膜102の幅が $4.00 \mu\text{m}$ 、低抵抗膜102の厚さが $1000 \text{ \AA}$ となるように、液滴を付与した (図2 (a) (b) (c)) 。

[0215] この時、1液滴量 (1ドット) を $60 \mu\text{m}$ とし、低抵抗膜の部分を作成する際は、10回の液滴付与を行い、低抵抗膜102を一辺に形成した (図2 (d)) 。

[0216] これらの液滴吐出の一連の操作を他の平行な3辺に対して行った後、120℃10分間乾燥した後300℃10分間加熱処理し硬化パラジウム (PdO) 微粒子からなる低抵抗膜102を上底面の2箇所 (図1(c) のように形成し、低抵抗膜付きスベサ200を得た (図2 (c)) 。

これをスベサAとする。このときの接合部近傍の断面形状は図1(d) のようであり、低抵抗膜102の厚さは $200 \mu\text{m}$ であった。また、このとき、低抵抗膜102の膜厚は $1000 \text{ \AA}$ であり表面抵抗は、 $1.0 \Omega / \square$ であった。この後基板表面に、帯電防止膜 (高抵抗膜103) として、CrおよびAlのターゲットを高周波電弧で同時スパッチ形成した。Cr-A1合金窒化膜を膜厚 $200 \text{ nm}$ 形成した。スパッチガラスはA:R:Nが1:2の混合ガスで全圧力は約1.3×10<sup>-4</sup>Paである。上記条件で同時成膜した膜の面抵抗は $2 \times 10^9 \Omega / \square$ であった。このときの接合部近傍の断面形状は図1(e) のようであった。

[0217] 得られた、スベサAの低抵抗膜部分は、光反射率が認められた上、底面と側面の境界領域がわずかにエッジ部には部分的な割れなども無く膜の緻密性は、良好であった。

[0218] 本実施例では、前述した図9に示すスベサ102を配列した表示パネルを、上記スベサAを用いて作製した。以下、図9および図15を用いて詳述する。

【0219】まず、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した基板1011を、リファレーン1015に固定した。次に、前記スベーサAをスベーサ1020として基板1011の行方向配線1013上に等間隔で、行方向配線1013と平行に固定した。

【0220】その後、基板1011の5mm上方に、内面に蛍光膜1018とメタルパッド1019が付設されたフェースプレート1017を側壁1016を介して配置し、リファレーン1015、フェースプレート1017、側壁1016およびスベーサ1020の各接合部を固定した。

【0221】基板1011とリファレーン1015の接合部、リファレーン1015と側壁1016の接合部、およびフェースプレート1017と側壁1016の接合部は、フリットガラス(不図示)を塗布し、大気中で400℃乃至500℃で10分以上焼成することで封着した。また、スベーサ1020は、基板1011側では行方向配線1013(幅幅300μm)上に、フェースプレート1017側ではメタルパッド1019面上に、導電性のフリットガラス(不図示)を介して配し、上記気密容器の封着と同時に、大気中で400℃乃至500℃で10分以上焼成することで、接着しかつ電気的な接続も行った。

【0222】なお、本実施例においては、蛍光膜1018は、図14に示すように、各色蛍光体1401が列方向(Y方向)に延びるストライプ形状を採用し、黒色の導電体10101は各色蛍光体(R、G、B)1401間だけでなくY方向の各画素間をも分離するように配された蛍光膜が用いられ、スベーサ1020は、行方向(X方向)に平行な黒色の導電体1010の領域(幅幅300μm)内にメタルパッド1019を介して配置された。

【0223】なお、前述の封着を行う際には、各色蛍光体1401と基板1011上に配置された各電子放出素子1012とを対応させなくてはならないため、リファレーン1015、フェースプレート1017およびスベーサ1020は十分な位置合わせを行った。

【0224】以上のようにして完成した気密容器内を排気管(不図示)を通じて真空ポンジにて排気し、十分な真空度達した後、容器外端子D×1～DxmとDy1～Dynを通じ、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して前述の通電フオーミング処理と通電活性化処理を行うことによりマルチ電子ビーム駆を製造した。次に、1.0μPa程度の真空度で、不図示の排気管をガスバナーで熱することで密着し外面器(気密容器)の封着を行った。最後に、封止後の真空度を維持するために、ゲッター処理を行っ

た。

【0225】以上のように完成した、図9および図15に示されるような表示パネルを用いた画像表示装置において、各冷陰極素子(表面伝導型放出素子)1012には、容器外端子D×1～Dxm、Dy1～Dynを通じて、走査信号及び制御信号を不図示の信号発生手段よりそれぞれ印加することにより電子を放出させ、メタルパッド1019には、高圧端子Hvを通じて高圧を印加することにより放出電子ビームを加速し、蛍光膜1018に電子を衝突させ、各色蛍光体1401(図14のR、G、B)を励起・発光させることで画像を表示した。なお、高圧端子Hvへの印加電圧Vaは3[kV]～12[kV]の範囲で徐々に放電が発生する限界電圧まで印加し、各配線1013、1014間への印加電圧Vfは14[V]とした。高圧端子Hvに8kV以上の電圧を印加して制御駆動が一時間以上可能な場合に、耐電圧は良好と判断した。

【0226】このとき、スベーサA近傍では、耐電圧は良好であった。さらに、スベーサAに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサAを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0227】なお本実施例では、スベーサAの低抵抗膜形成に、液滴を付与する吐出法を用いたことにより、スベーサ基板の接合部位付近のみに別途のパターン形成を行わずに、パターン形成する領域のみに低抵抗膜を形成する事ができるため、原料となる液滴の無駄を省く事ができ、コスト的に有利である。

【0228】(実施例2：圧電素子吐出方式) 実施例1で使用したスベーサ基板61を使用し、液滴付与装置として圧電方式を用いたインクジェット噴射装置601(図6(a)参照)を用いた以外は、実施例1の作成方法と同様にして高さ200μmの低抵抗膜102を作成し、さらに実施例1と同様にスベータに用いたような高抵抗膜を作成した。これをスベーサBとする。このとき得られた、スベーサBの低抵抗膜部分は、光沢反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れが無く、膜の柔軟性は良好であった。

【0229】さらに、実施例1と同様にして、電子放出素子を組み込んだリファレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0230】このとき、スベーサB付近の耐電圧は良好であり、さらに、スベーサBに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサBを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

電界の乱れは発生しなかったことを示している。

【0231】(実施例3：エアーラジ方式) 実施例1で使用したスベーサ基板61を使用し、液滴付与装置としてエアーラジ方式を用いたインクジェット噴射装置(不図示)を用いた以外は、実施例1の作成方法と同様にして高さ200μmの低抵抗膜を作成した。なお、エアーラジ方式のインクジェット噴射装置は、吐出ノズル前面にシャッターとスリットを設け噴霧領域を制限した。さらに実施例1と同様にスベータに用いたような高抵抗膜を作成した。これをスベーサCとする。このとき、得られたスベーサCの低抵抗膜部分は、光沢反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れが無く、膜の柔軟性は良好であった。

【0232】さらに、実施例1と同様にして、電子放出素子を組み込んだリファレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0233】このとき、スベーサC付近の耐電圧は良好であり、さらに、スベーサCに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサCを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0234】(実施例4：マルチノズル圧電方式) 実施例1で使用したスベーサ基板61を使用し、液滴付与装置として圧電方式を用いたインクノズルを10個、縦列に具備したインクジェット噴射装置602(図6(b)参照)を用い、各辺に対する塗工回数を1回にした以外は、実施例1の作成方法と同様にして高さ200μmの低抵抗膜を作成し、さらに実施例1と同様にスベータに用いたような高抵抗膜を作成した。これをスベーサDとする。このとき、得られたスベーサDの低抵抗膜部分は、光沢反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れが無く、膜の柔軟性は良好であった。

【0235】さらに、実施例1と同様にして、電子放出素子を組み込んだリファレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0236】このとき、スベーサD付近の耐電圧は良好であり、さらに、スベーサDに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサDを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0237】(実施例5：マルチノズル圧電方式複数方向同時吐出) 実施例1で使用したスベーサ基板61を使

用し、液滴付与装置として圧電方式を用いたインクノズルを直列に10個具備したインクジェット噴射装置を同時に4台用いた吐出装置603(図6(c)参照)を用いて四方向同時に噴射し、一辺の塗工回数を1回にして4辺同時に形成した以外は、実施例1の作成方法と同様にして高さ200μmの低抵抗膜を作成し、さらに実施例1と同様にスベータに用いたような高抵抗膜を作成した。これをスベーサEとする。このとき、得られたスベーサEの低抵抗膜部分は、光沢反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れが無く、膜の柔軟性は良好であった。

【0238】さらに、実施例1と同様にして、電子放出素子を組み込んだリファレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0239】このとき、スベーサE付近の耐電圧は良好であり、さらに、スベーサEに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサEを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0240】(実施例6：熱エネルギー方式、吐出材料酢酸パラジウム) 実施例1で用いたスベーサ基板61を使用して、塗工溶液として酢酸パラジウムを基に0.05wt%含有した有機パラジウム含有溶液(酢酸パラジウム・モノエタノールアミン錯体0.66wt%(パラジウム成分0.15wt%)、イソプロピルアルコール15wt%、水83.29wt%、エチレングリコール1wt%、PVA0.05wt%)を用いた以外は、実施例1と全く同じ方法で低抵抗膜を作成したスベーサに対して、さらに実施例1と同様にスベータに用いたような高抵抗膜を作成した。これをスベーサFとする。このとき、得られたスベーサFの低抵抗膜部分は、光沢反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れが無く、膜の柔軟性は良好であった。

【0241】さらに、実施例1と同様にして、電子放出素子を組み込んだリファレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0242】このとき、スベーサF近傍においても耐電圧は良好であった。さらに、スベーサFに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサFを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0243】(実施例7：熱エネルギー方式スベーサ微



少R) リアプレーンと隔壁のソーグライムガラスからなる周材に加熱延伸法により、断面形状として巾3mm、厚み0.2mmで4側の曲率半径4μmの柱状ガラスを形成した。これを長さ40mmに切り出してスベーサ基板G2を得た。この後、実施例1と同じ作成方法により高さ200μmの低抵抗膜を作成し、さらに実施例1と同様にスバツタによる高抵抗膜を作成した。これをスベーサGとする。このとき、得られたスベーサGの低抵抗膜部分は、光反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れがほとんど無く、膜の被覆性は良好であった。

【0244】さらに、実施例1と同様に、電子放出素子を組み込んだリアプレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0245】このとき、スベーサG近傍においても副電圧は良好であった。さらに、スベーサGに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成された。鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサGを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0246】(実施例8：熱エネルギー方式スベーサRミナ) 底面と側面間の境界すなわち底面エッジを研磨処理にてエッジから10μmの領域を45度にテーパ加工を行ったアルミ基板をスベーサ基板a1とした。この基板a1に実施例1と同じ作成方法により高さ200μmの低抵抗膜を作成し、さらに実施例1と同様にスバツタによる高抵抗膜を作成した。これをスベーサHとする。このとき、得られたスベーサHの低抵抗膜部分は、光反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れがほとんど無く、膜の被覆性は良好であった。

【0247】さらに、実施例1と同様に、電子放出素子を組み込んだリアプレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0248】このとき、スベーサH近傍においても副電圧は良好であった。さらに、スベーサHに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成された。鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサHを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0249】(実施例9：熱エネルギー方式スベーサPバー) 底面と側面間の境界すなわち底面エッジを研磨処理にてエッジから10μmの領域を45度にテーパ加工を行ったソーグライムガラス基板をスベーサ基板G

3とした。この基板G3に実施例1と同じ作成方法により高さ200μmの低抵抗膜を作成し、さらに実施例1と同様にスバツタによる高抵抗膜を作成した。これをスベーサIとする。このとき、得られたスベーサIの低抵抗膜部分は、光反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れがほとんど無く、膜の被覆性は良好であった。

【0250】さらに、実施例1と同様に、電子放出素子を組み込んだリアプレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0251】このとき、スベーサI近傍においても副電圧は良好であった。さらに、スベーサIに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成された。鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサIを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0252】(実施例10：熱エネルギー方式スベーサ直列研磨) 底面と側面間の境界すなわち底面エッジを含めて基板の全6面を研磨処理にて相互に直角に配置するよう研磨したソーグライムガラス基板をスベーサ基板G4とした。この基板G4に実施例1と同じ作成方法により高さ200μmの低抵抗膜を作成し、さらに実施例1と同様にスバツタによる高抵抗膜を作成した。これをスベーサJとする。このとき、得られたスベーサJの低抵抗膜部分は、光反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れが40mmの連続に3個認められ、膜の被覆性は一部不良であった。

【0253】さらに、実施例1と同様に、電子放出素子を組み込んだリアプレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0254】このとき、スベーサJ近傍においても副電圧は良好であった。さらに、スベーサJに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成された。鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサJを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。エッジの被覆率が部分的に不良であったにもかかわらず発光点の乱れが認められなかったのは、現りのほとんどの部分の低抵抗膜部分がコンタクト良好であったために、低抵抗膜上端での共通電位が保たれていたためと理解される。

【0255】(実施例11：熱エネルギー方式スベーサガラスソライバー) 直径400μm高さ3mmのガラスソライバーの底面と側面間の境界すなわち底面エッジを

研磨処理にてエッジから10μmの領域を45度にテーパ加工を行ったソーグライムガラス基板をスベーサ基板G5とした。この基板G5をソライバーの延伸軸を中心として回転させ、吐出ヘッドを固定した以外は、実施例1と同じ作成方法により高さ200μmの低抵抗膜を作成し、さらに実施例1と同様にスバツタによる高抵抗膜を作成した。これをスベーサKとする。このとき、得られたスベーサKの低抵抗膜部分は、光反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れがほとんど無く、膜の被覆性は良好であった。

【0256】さらに、実施例1と同様に、電子放出素子を組み込んだリアプレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0257】このとき、スベーサK近傍においても副電圧は良好であった。さらに、スベーサKに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成された。鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサKを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0258】(実施例12：熱エネルギー方式、吐出材料P i 樹脂、はしご型配電電子線) 実施例1で使用したスベーサ基板G1を使用して、熱溶解液として有機白金含有溶液(樹脂白金-モノエタノールアミン樹脂1.14wt% (白金成分0.74wt%)、イソプロピルアルコール20wt%、PVA0.05wt%)を用い、焼成乾燥温度を350℃にした事以外は、実施例1と全く同じ方法で低抵抗膜を作成したスベーサJに対して、さらに実施例1と同様にスバツタによる高抵抗膜を作成した。これをスベーサLとする。このとき、得られたスベーサLの低抵抗膜部分は、光反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れがほとんど無く、膜の被覆性は良好であった。

【0259】さらに、電子線基板としてはしご型配電の電子源を用い、グリッド電極を配置した以外は実施例1と同様に、電子放出素子を組み込んだリアプレーン等とともに電子線放出装置(図25)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0260】このとき、スベーサL近傍においても副電圧は良好であった。さらに、スベーサLに近い位置にある冷陰極素子1111からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成された。鮮明で色再現性のよいカラー画像表示ができた。このことは、スベーサLを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0261】(実施例13) 本実施例で使用したスベーサNは以下のようにして作成した。吐出工程を底面(当接面)のみに行うこと以外は、スベーサ基板G1を使用することを含めて実施例1と同一の条件で作成した。得られた低抵抗膜付スベーサに実施例1と同様に高抵抗膜を作成した。これをスベーサNとする。このとき得られたスベーサNの低抵抗膜部分は、光反射が認められた上、側面への部分的な回り込みやうねりなどまた、膜はめがれも認められず、被覆性は良好であった。低抵抗膜作成後の底面(当接面、端面)近傍の断面図を図30に示す。

【0262】さらに実施例1と同様に、電子放出素子を組み込んだリアプレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0263】このとき、スベーサN付近の副電圧は良好であり、さらに、スベーサNに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成された。鮮明で色再現性のよいカラー画像表示ができた。

【0264】このことは、スベーサNを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0265】(比較例：気相製法スベーサ) 実施例1で使用したスベーサ基板G1を使用し、低抵抗膜として、フエ-スプレー、リアプレーンとの接続部に接続部と平行に、高さ2.8mm幅42mm奥行1.1mmの直方体ガラス製固定具802を(図8(a)(b)の)ように前記の高さ3mmのスベ-サ基板G1(図801)と交互に配置して、図8(c)に示すような200μmの帯状に10mm厚のT1膜をその後200nm厚のP i 膜(図803)をどちらもスバツタにより気相形成した。なお、上記スバツタ成膜工程を上下底面側に形成した。なお、上記スバツタ成膜工程を上下底面側に形成した。図8(d)のように形成した。この際、T1膜は、P i 膜の膜粘着性を補強する下地層として必要であった。この後、さらに実施例1と同様にスバツタによる高抵抗膜を作成した。これをスベ-サMとする。このとき、得られたスベ-サMの低抵抗膜部分は、光反射が認められた上、底面と側面の境界領域すなわちエッジ部には部分的な膜割れがほとんど無く、膜の被覆性は良好であった。

【0266】さらに、実施例1と同様に、電子放出素子を組み込んだリアプレーン等とともに電子線放出装置(図9)を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0267】このとき、スベ-サM近傍においても副電圧は良好であったが、一部、微少放電が認められた。なお、スベ-サMに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよ



いカメラ画像表示ができた。このことは、スペースサMを  
設置しても電子軌道に影響を及ぼすような電界の乱れは  
発生しなかったことを示している。

【0268】以上本発明による低抵抗膜を形成した試料  
A〜L、Nおよび比較例の試料Mについて、作成方法、  
電気的コネクタ、発光点変位、および幅極耐電圧につ  
いて比較すると、試料A〜L、Nおよび比較例の試料M  
すべての試料についてそのパネル特性としての電気的コ  
ネクタ、発光点変位、耐電圧は、良好であり電子放出  
パネルの面真空スペースとして適当な低抵抗膜を形成で  
きた。

【0269】しかしながら、比較例の試料Mに比べて、  
本発明による試料A〜L、Nは、製膜装置に高価な真空  
減圧装置が不要であり、材料の利用効率が高いなどの、  
生産プロセス上のコスト面でより有利であるという利点  
を有している。さらには、比較例の試料Mではスバツタ  
膜におけるP1膜のガラス基板との密着性の問題か  
ら、基板との間に下地層を設けるためのプロセスが必要  
であるが、本発明によれば、これを省略できるなどの優  
位性を有している。

【0270】また本発明の実施例で示した吐出形成によ  
る低抵抗膜に比べて、スバツタ形成膜では電子源基板お  
よび幅極基板には電子放出装置として被覆されるに至  
らない程度の微少放電が発生した。これは、吐出形成した  
膜の膜厚分布が、周辺になるに従い薄くなるテーパ状  
断面であるのに対して、スバツタ形成膜ではバターン  
クした末端での膜エッジは直角な断面であったり、スバ  
ツタからはがす段階でバリなどの突起がスペース外空間に  
向かって発生する為、電子線装置中でそれらの突起部  
に電界が集中しやすい為であると思われる。

【0271】なお、実施例10の試料Jによる耐電圧、  
ピーム発光位置は、ともに他の実施例の試料と同様良好  
であったが、基板エッジ部に低抵抗膜の被覆率が低い状  
態が確認されており、多量生産の際の歩留まり等を考え  
ると、基板エッジのR処理が被覆率向上のために好ま  
しい形状である事がわかる。

【0272】

【発明の効果】本願に係る発明によると、気密容器内に  
設けるスペースや微小部材に好適に膜を形成すること  
ができる。

【図面の簡単な説明】

【図1】本発明の実施例のスペース基板の概略図であ  
る。

【図2】本発明の一実施例のスペースの作成工程の説明  
図である。

【図3】本発明に好適に用いられるスペース基板の接合  
部近傍の断面形状を示す図である。

【図4】本発明によるスペースの接合部近傍の断面形状  
の説明図である。

【図5】本発明の実施例のスペースの加工に使用した加

熱延伸装置の説明図である。

【図6】本発明の実施例2、4、5で使用した溶液吐出  
装置の説明図である。

【図7】本発明の実施例における溶液の吐出方向と走査  
方向を説明するための図である。

【図8】比較例である気相形成低抵抗膜の作成工程を説  
明するための図である。

【図9】本発明の実施例である画像表示装置の表示パネ  
ルの一部を切り欠いて示した斜視図である。

【図10】実施例で用いたマルチ電子ビーム源の基板の  
一部を示す平面図である。

【図11】図10のマルチ電子ビーム源基板のB-B'  
断面図である。

【図12】表示パネルのフェースプレートに蛍光体配列  
の一例を示す図である。

【図13】表示パネルのフェースプレートの蛍光体配列  
の別の例を示す図である。

【図14】表示パネルのフェースプレートの蛍光体配列  
の別の例を示す図である。

【図15】図9の表示パネルのA-A'断面図である。

【図16】実施例で用いた平面型の表面伝導型放出素子  
の平面図及び断面図である。

【図17】平面型の表面伝導型放出素子の製造工程を示  
す断面図である。

【図18】通電フォエーシング処理の際の印加電圧波形を  
示す図である。

【図19】通電活性化処理の際の印加電圧波形及び放出  
電流Ie変化を示す図である。

【図20】実施例で用いた垂直型の表面伝導型放出素子  
の断面図である。

【図21】垂直型の表面伝導型放出素子の製造工程を示  
す断面図である。

【図22】実施例で用いた表面伝導型放出素子の典型的  
な特性を示す図である。

【図23】本発明の実施例である画像表示装置の駆動回  
路の概略構成を示すブロック図である。

【図24】本発明の一例であるはしご型配列の電子源の  
模式的平面図である。

【図25】本発明の一例であるはしご型配列の電子源を  
持つ平面型表示装置の斜視図（スペース不図示）であ  
る。

【図26】従来知られた表面伝導型放出素子の一例を示  
す平面図である。

【図27】従来知られたF型素子の一例を示す断面図  
である。

【図28】従来知られたMIM型素子の一例を示す断面  
図である。

【図29】従来知られた平面型画像表示装置の、表示パ  
ネルの一部を切り欠いて示した斜視図である。

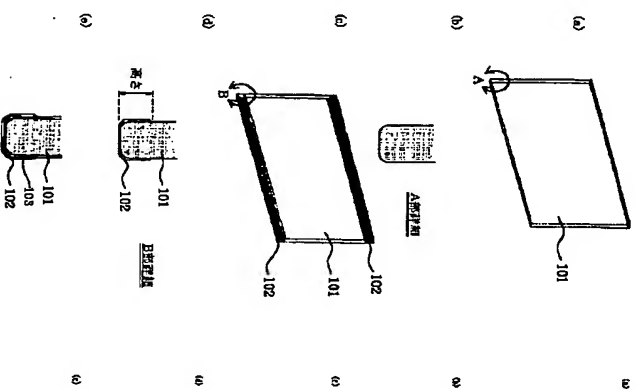
【図30】本発明の実施例13によるスペースの接合部

近傍の断面形状の説明図である。

【符号の説明】

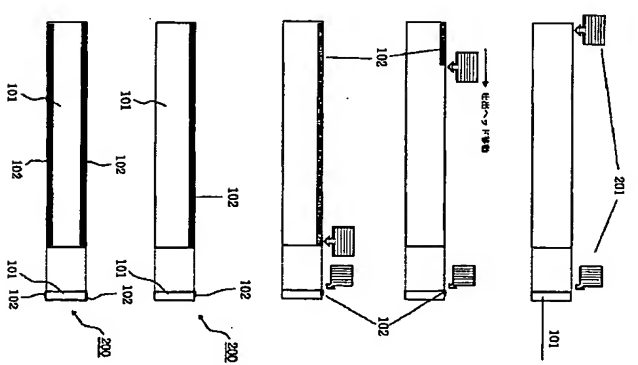
- |     |                                    |            |            |
|-----|------------------------------------|------------|------------|
| 101 | スペース基板                             | 801        | スペース基板     |
| 102 | 低抵抗膜                               | 802        | 気相形成基板固定治具 |
| 103 | 帯電防止膜（高抵抗膜）                        | 803        | 気相形成低抵抗膜   |
| 200 | 帯電防止膜（高抵抗膜）                        | 1010       | 黒色導電材      |
| 201 | スペース                               | 1011       | 電子源基板      |
| 401 | 熱エネルギー方式溶液吐出装置                     | 1012       | 電子放出素子     |
| 402 | スペース基板の底面部分                        | 1013       | 行方向配線      |
| 403 | スペース基板の側面部分                        | 1014       | 列方向配線      |
| 501 | 低抵抗膜                               | 1015       | リテラプレート    |
| 502 | 大型ガラス母材ブロック（スペース母材）                | 1016       | 枠体         |
| 503 | 溶液スペース                             | 1017       | フェースプレート   |
| 601 | 延伸ローラー                             | 1018       | 蛍光膜        |
| 602 | 圧電方式溶液吐出装置                         | 1019       | マトリックス     |
| 603 | マルチノズル型圧電方式溶液吐出装置（複数方<br>向同時吐出タイプ） | 1020       | スペース       |
| 701 | 溶液吐出装置                             | 1102, 1103 | 素子電極       |
| 702 | スペース基板の側面部分                        | 1104       | 導電性薄膜      |
| 703 | スペース基板の底面部分                        | 1105       | 電子放出部      |

【図1】



- |            |                  |      |                  |
|------------|------------------|------|------------------|
| 801        | スペース基板           | 1113 | 通電活性化処理により形成した得膜 |
| 802        | 気相形成基板固定治具       | 1401 | 蛍光体              |
| 803        | 気相形成低抵抗膜         | 1501 | 帯電防止膜（高抵抗膜）      |
| 1010       | 黒色導電材            |      |                  |
| 1011       | 電子源基板            |      |                  |
| 1012       | 電子放出素子           |      |                  |
| 1013       | 行方向配線            |      |                  |
| 1014       | 列方向配線            |      |                  |
| 1015       | リテラプレート          |      |                  |
| 1016       | 枠体               |      |                  |
| 1017       | フェースプレート         |      |                  |
| 1018       | 蛍光膜              |      |                  |
| 1019       | マトリックス           |      |                  |
| 1020       | スペース             |      |                  |
| 1102, 1103 | 素子電極             |      |                  |
| 1104       | 導電性薄膜            |      |                  |
| 1105       | 電子放出部            |      |                  |
| 1113       | 通電活性化処理により形成した得膜 |      |                  |
| 1401       | 蛍光体              |      |                  |
| 1501       | 帯電防止膜（高抵抗膜）      |      |                  |

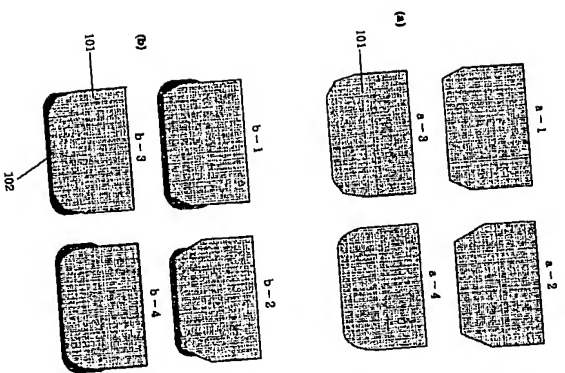
【図2】



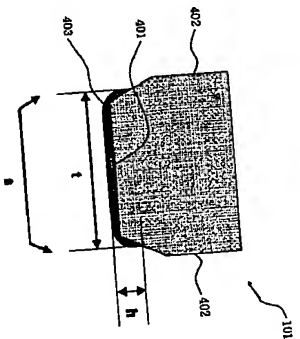
(27)

特開2000-306510

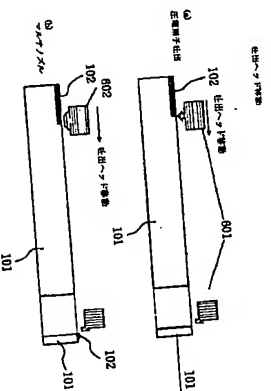
【図3】



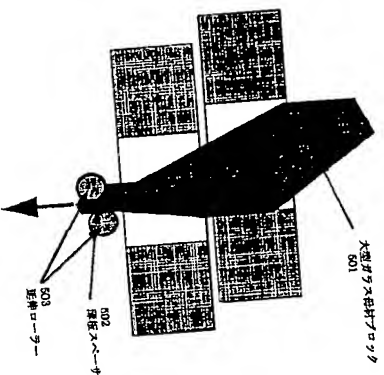
【図4】



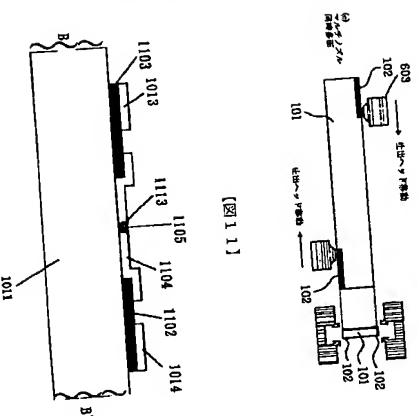
【図6】



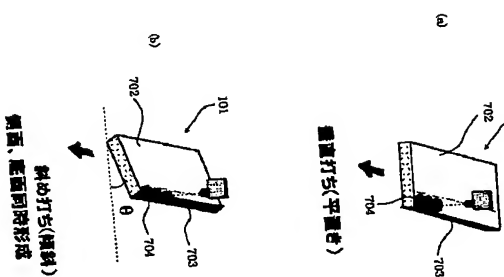
【図5】



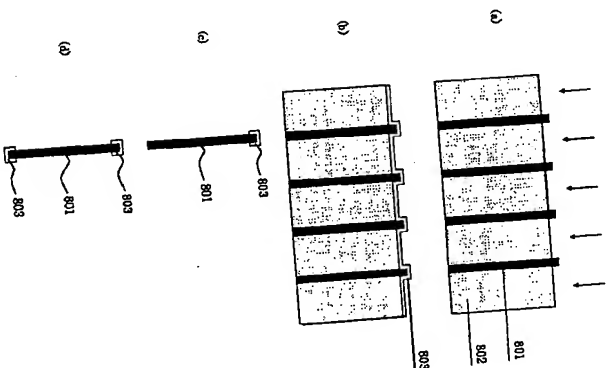
【図11】



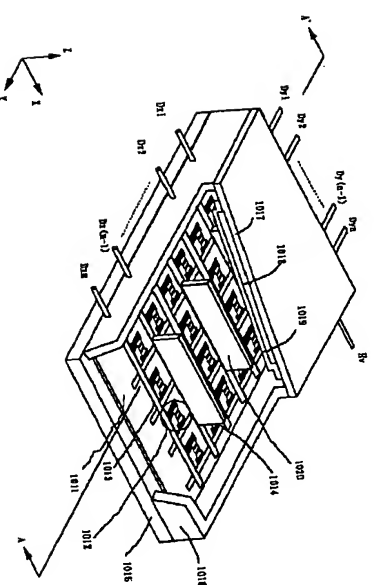
【図7】



【図8】



【図9】



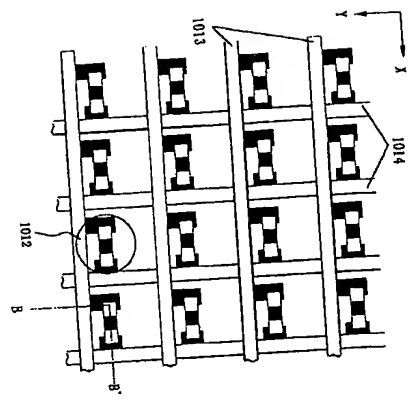
(28)

特開2000-306510

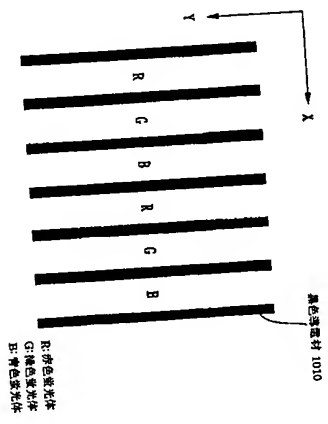
(29)

特開 2000-306510

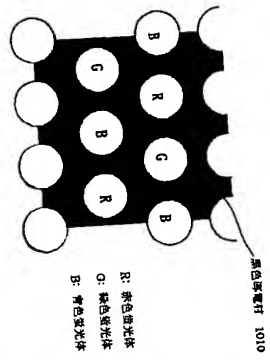
【図10】



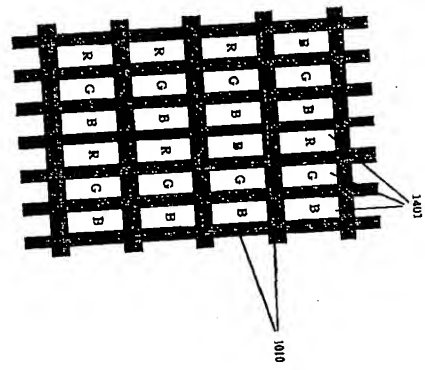
【図12】



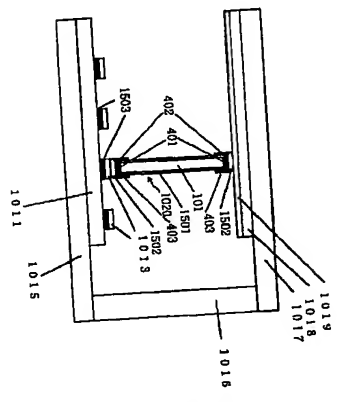
【図13】



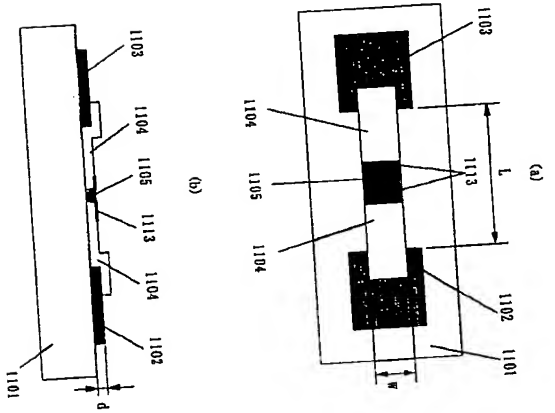
【図14】



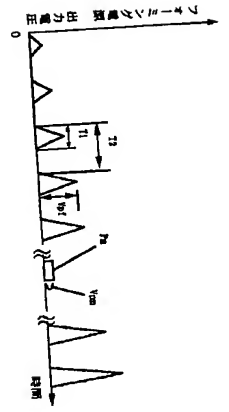
【図15】



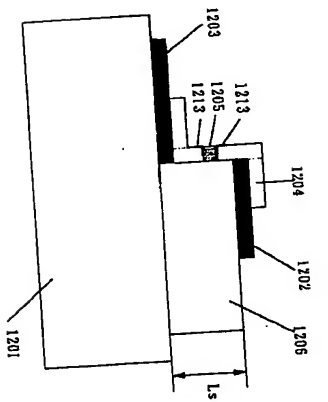
【図16】



【図18】



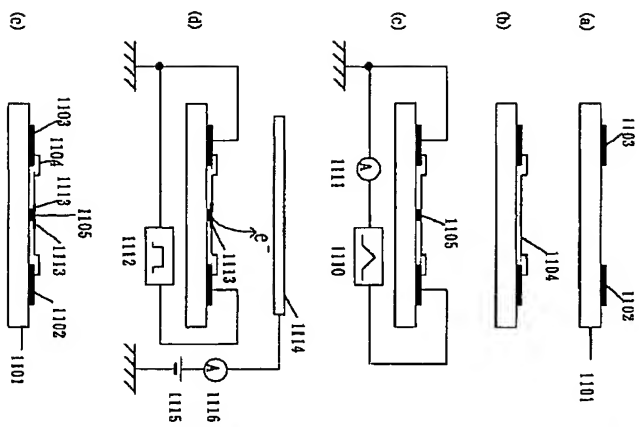
【図20】



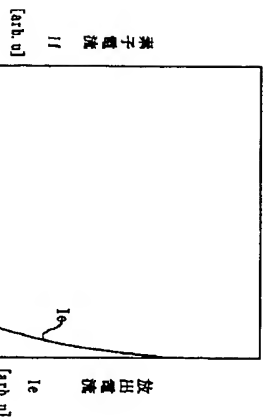
(30)

特開 2000-306510

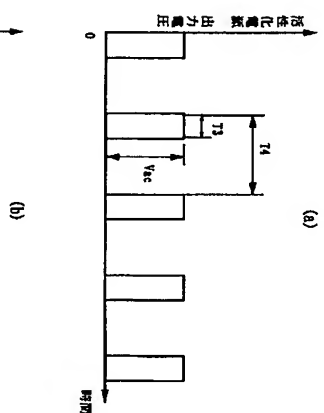
【図17】



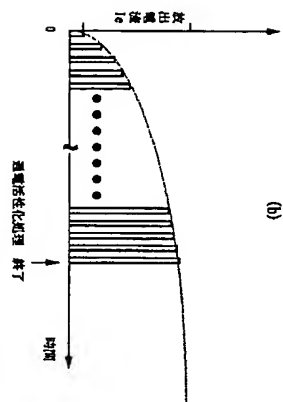
【図22】



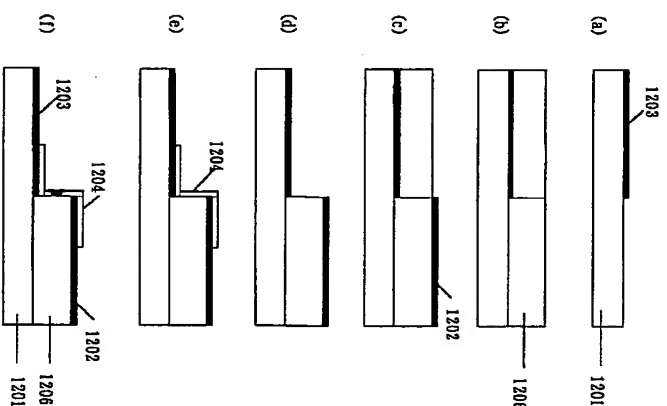
【図19】



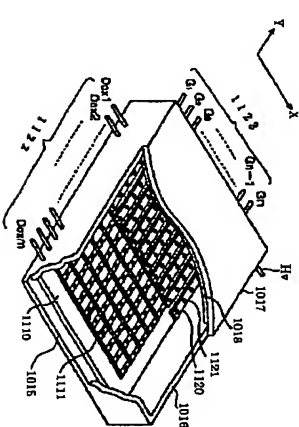
【図23】



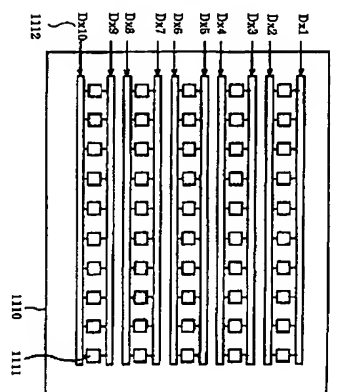
【図21】



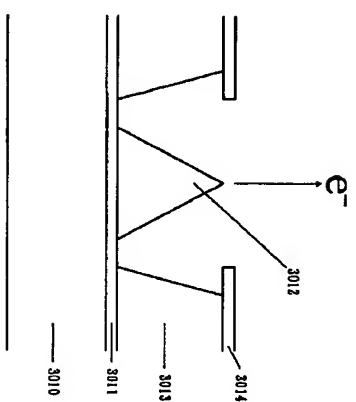
【図25】



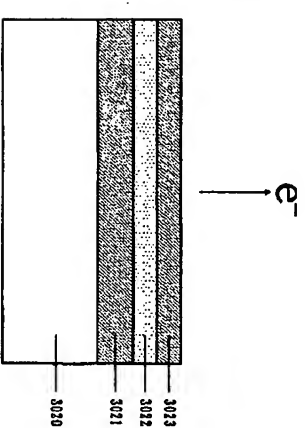
【図24】



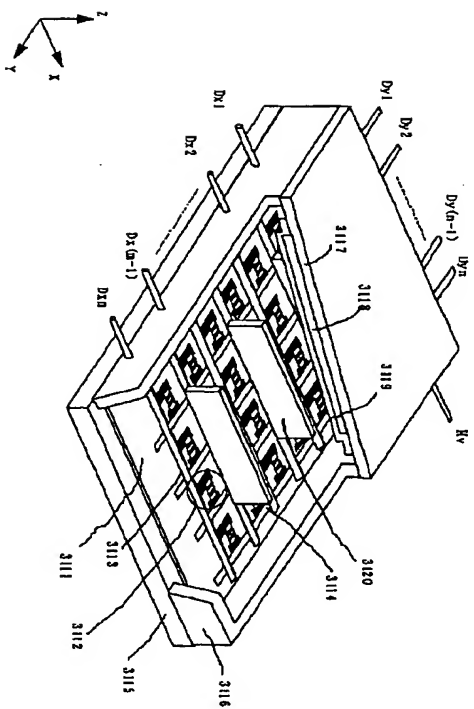
【図27】



【図28】



【图 2 9】



【图 3 0】

